

ML2308

Preliminary

双通道录音/播放 LSI, 内置缓冲存储器

ML2308 提供串行接口和并行接口, 由功能引脚控制选择。

有关串行接口参见第 5 页至 26 页, 有关并行接口参见第 27 页至 42 页。

有关串/并口共同部分如指令功能, 工作流程和电路应用举例之类的信息描述参见第 43 页及以后的部分。

概述

ML2308 是立体声录音/播放 LSI, 在单个芯片中集成了录音和播放音频数据所需的所有功能。

话筒或线入的模拟信号被模-数转换器转换成数字信号, 经由缓冲存储器输出到外部设备。此外, 从外部设备输入的数字信号由 1 比特数-模转换器转换为 PWM 信号, 然后由 PWM 驱动器输出, PWM 驱动器可以直接驱动耳机。与混合模拟 LSI 相比, ML2308 中的大部分信号是数字化处理, 因此噪声的影响较小。

特点

用户接口

- 支持串行外围设备接口 (SPI) 或 8 比特总线接口
- 音频数据缓冲存储器 128 字节 (左右通道各 64 字节)
- 输出脚 FUL, MID, EMP 指示缓冲存储器状态

编解码器/音频信号输入输出

- 音频合成模式:
 - μ率 G.711 适应性 8 比特 PCM 编码, 8 比特/16 比特线性 PCM 编码, 8 比特 OKI 非线性 PCM 编码, 2 比特/3 比特/4 比特/5 比特/6 比特/7 比特/8 比特 ADPCM2 编码
- 取样频率: 4.0kHz-32kHz (指令设置)
- 内置立体声 Δ - Σ 1 比特 A/D 转换器 S/(N+D): 80 dB DR, S/N: 85 dB
- 内置立体声 Δ - Σ 1 比特 D/A 转换器 S/(N+D): 75 dB DR, S/N: 85 dB
- 内置 PWM 驱动器驱动扬声器 (最大 150mW, RL = 16 Ω , BTL 时)
- 话筒放大器 \times 2, 线入放大器 \times 2 (立体声)
- 动态范围控制 (DRC) 自动录音电平调整功能
- 录音输入电平检测功能

控制指令

- 音量控制 : 256 阶, 0 dB ~ -48.16 dB, OFF
- PAN 控制 : 16 steps, 0 dB ~ -24.08 dB, OFF
- 电源电压 : +2.7 V ~ +3.6 V
- 工作温度 : -20°C ~ +70°C
- 源振荡器频率 : 24.576MHz
- 封装 : 48 脚塑封 QFN (P-VQFN48-0707-0.50) (ML2308GD)

目 录

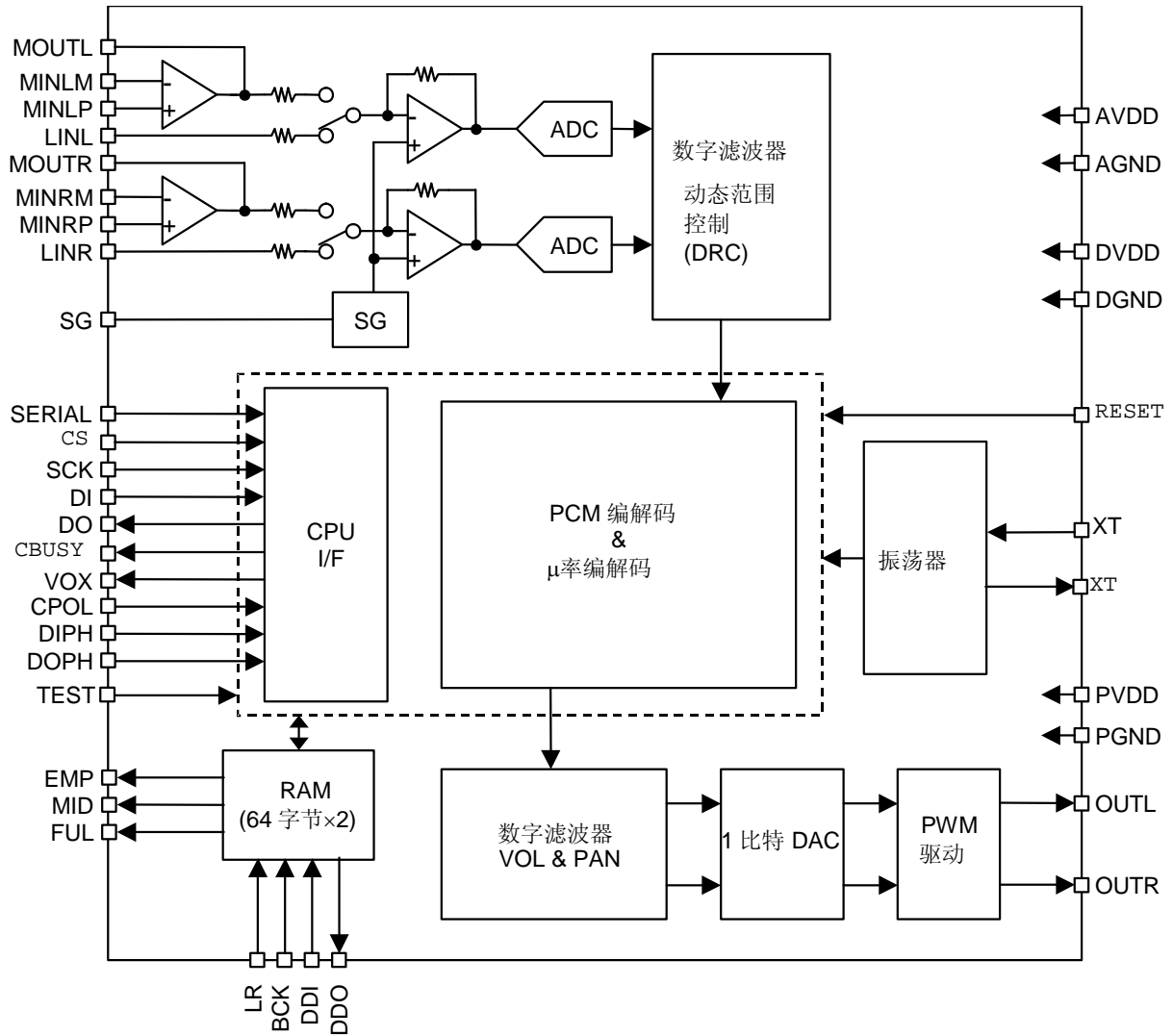
(1) 串行接口	5
电路框图	5
引脚分布(顶视图)	6
引脚说明	7
订货	10
最大额定值	11
推荐工作参数	11
电性能参数	11
直流电性能	11
模拟部分电性能	12
一交流电性能	13
1. 指令接口和音频接口的共同性能参数	13
2. 指令接口	13
3. 音频接口	14
时序图	15
复位时序	15
指令接口	15
1. CPOL = “L”, DIPH = “L”, DOPH = “L”	15
2. CPOL = “L”, DIPH = “L”, DOPH = “H”	15
3. CPOL = “L”, DIPH = “H”, DOPH = “L”	16
4. CPOL = “L”, DIPH = “H”, DOPH = “H”	16
5. CPOL = “H”, DIPH = “L”, DOPH = “L”	17
6. CPOL = “H”, DIPH = “L”, DOPH = “H”	17
7. CPOL = “H”, DIPH = “H”, DOPH = “L”	18
8. CPOL = “H”, DIPH = “H”, DOPH = “H”	18
音频接口	19
1. I ² S 格式	19
2. 前置MSB格式	19
功能描述	20
指令接口	20
1. SPI 模式	20
2. 写指令数据时序	22
3. 读状态时序	22
音频接口	23
1. I ² S格式	23
2. 前置MSB格式	24
3. 各音频合成模式时的数据结构	25
(2) 并行接口	27
电路框图	27
引脚分布(顶视图)	28
引脚说明	29
订货	32
最大额定值:	33
推荐工作参数:	33
电性能参数	33
直流电性能	33
模拟部分电性能	34
交流电性能	35

1. 指令接口和音频接口的共同参数	35
2. 指令接口	35
3. 音频接口	36
时序图	37
复位时序	37
指令接口	37
1. 写指令时序	37
2. 读状态时序	37
音频接口	38
1. 写音频数据时序	38
2. 读音频数据时序	38
功能描述	39
指令接口	39
1. 写指令时序	39
2. 读状态时序	39
音频接口	40
1. 写音频数据时序(播放时)	40
2. 读音频数据时序(录音时)	41
3. 各音频合成模式时的数据结构	42
(3) 串行接口和并行接口的共同点	43
功能描述	43
源时钟频率和采样频率的关系	43
音频合成模式	43
采样频率的限制	43
缓冲存储器构造	44
缓冲存储器操作	44
1. 录音	44
2. 播放	46
声音电平检测部件	47
自动录音电平调整功能 (DRC动态范围控制器)	48
指令功能	49
指令表	49
指令功能描述	50
1. NOOP指令	50
2. PDWN 指令	50
3. REC指令	52
4. PLAY指令	53
5. STOP指令	55
6. PAUSE指令	57
7. BPLAY指令	58
8. METHOD指令	60
9. VOL指令	61
10. PAN指令	62
11. DRC指令	63
12. ATLT指令	64
14. OPT指令	66
15. MTSPD指令	67
16. OPTANA指令	68
流程图	69

初始设置.....	69
录音.....	70
播放.....	71
同时录音/播放模式.....	72
1. 缓冲存储器状态信号MID控制.....	72
2. 缓冲存储器状态信号EMP控制.....	73
SG引脚处理.....	74
模拟输入放大电路.....	75
电源走线排版.....	76
应用电路举例(使用串行接口).....	77
封装尺寸.....	78
版本更新.....	79

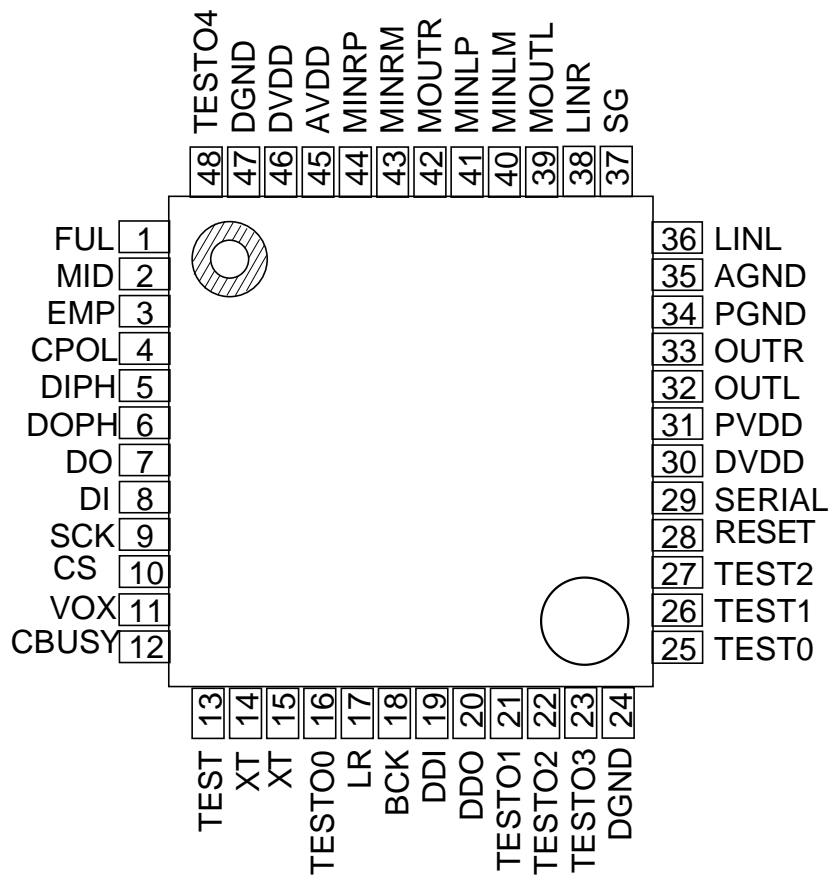
(1) 串行接口

电路框图



引脚分布(顶视图)

48 脚塑封 VQFN (串行口)



引脚说明

指令接口相关引脚

引脚号	引脚名	I/O	说明
28	RESET	I	复位输入脚。输入“L”电平，LSI 初始化。这时，振荡器停振，电源关闭。打开电源时，输入“L”电平，电源电压稳定后再转为“H”电平。
29	SERIAL	I	并口/串口选择脚。 选择串行口时保持“H”电平。
10	CS	I	片选脚。“L”电平时，指令接口 SCK, DI 和 DO 脚使能。不能把片选信号保持在“L”电平。传送完 8 比特指令数据后应转为“H”电平。
9	SCK	I	指令数据输入和状态输出的串行时钟输入脚。
8	DI	I	指令数据输入，串行数据输入脚。
7	DO	O	串行数据输出。当某指令之后输入 RDSTAT 指令时，LSI 中的状态信号以串行数据输出。
4	CPOL	I	选择 SCK 脚的脉冲极性。 CPOL 是“L”电平时，SCK 为“H”有效。 CPOL 是“H”电平时，SCK 为“L”有效。
5	DIPH	I	选择在 SCK 的上升沿或下降沿 LSI 从 DI 脚读入数据。 DIPH 是“L”电平时，LSI 在 SCK 脉冲的上升沿从 DI 脚读入数据。 DIPH 是“H”电平时，LSI 在 SCK 脉冲的下降沿从 DI 脚读入数据。
6	DOPH	I	选择在 SCK 的上升沿或下降沿 LSI 从 DO 脚输出数据。 DOPH 是“L”电平时，LSI 在 SCK 脉冲的下降沿向 DO 脚输出数据。 DOPH 是“H”电平时，LSI 在 SCK 脉冲的上升沿向 DO 脚输出数据。
12	CBUSY	O	输出“L”电平表明正在执行指令。应在 CBUSY 是“H”电平时输入指令。
11	VOX	O	录音音频信号幅度检测。开始录音后，当输入信号幅度达到规定电平，该脚输出“H”。

音频接口相关引脚

引脚号	引脚名	I/O	说明
17	LR	I	<p>左/右通道选择信号输入，以向缓冲存储器写入音频数据或从缓冲存储器读出音频数据。</p> <p>由LR脚输入信号电平控制输出两个缓冲存储器的状态信号(EMP, MID 和 FUL)。注意，输出的缓冲存储器状态信号并非选中读/写音频数据的通道状态，而是另外一个通道的状态信号。</p> <p>[I²S 格式] LR 是“L”电平，允许访问左通道的缓冲存储器。输出右通道缓冲存储器的状态。 LR 是“H”电平，允许访问右通道的缓冲存储器。输出左通道缓冲存储器的状态。</p> <p>[前置 MSB 格式] LR 是“L”电平，允许访问右通道的缓冲存储器。输出左通道缓冲存储器的状态。 LR 是“H”电平，允许访问左通道的缓冲存储器。输出右通道缓冲存储器的状态。</p>
18	BCK	I	缓冲存储器的输入/输出时的串行时钟输入。
19	DDI	I	缓冲存储器串行数据输入脚。在 BCK 时钟信号的上升沿 LSI 读入数据。
20	DDO	O	缓冲存储器串行数据输出脚。在 BCK 时钟信号的下降沿 LSI 输出数据。
1	FUL	O	<p>状态信号，指示缓冲存储器已满，等待输出。用 OPT 指令可以选择“H”有效或“L”有效。</p> <p>缓冲存储器满之后，录音的数据不会存入缓冲存储器，而是丢弃。因此，缓冲存储器满之后所写的数据不能播放。</p>
2	MID	O	<p>状态信号，指示至少一半缓冲存储器已有数据，等待输出。用 OPT 指令可以选择“H”有效或“L”有效。</p> <p>一般来说，由 MID 脚控制对缓冲存储器的读/写。</p>
3	EMP	O	<p>状态信号，指示缓冲存储器内无数据等待输出。用 OPT 指令可以选择“H”有效或“L”有效。</p>

模拟, 时钟或电源相关脚

引脚号	引脚名	I/O	说明
39	MOUTL	O	左通道话筒放大器输出.
40	MINLM	I	左通道话筒放大器反相输入.
41	MINLP	I	左通道话筒放大器非反相输入.
42	MOUTr	O	右通道话筒放大器输出.
43	MINRM	I	右通道话筒放大器反相输入.
44	MINRP	I	右通道话筒放大器非反相输入.
36	LINL	I	左通道线入信号放大器输入.
38	LINR	I	右通道线入信号放大器输入.
37	SG	O	模拟电路参考电压(信号地)输出.
33	OUTr	O	右通道播放输出. 输出 PWM 脉冲时, 外置 LC 滤波器消除高频分量.
32	OUTL	O	左通道播放输出. 输出 PWM 脉冲时, 外置 LC 滤波器消除高频分量.
14	XT	I	振荡器连接. 使用外置时钟时, 时钟信号从该脚输入.
15	XT	O	振荡器连接. 使用外置时钟时, 该脚悬空.
25,26,27	TEST2-0	I	测试脚. 使这些脚保持“L”电平, 它们没有接上拉电阻.
13	TEST	I	测试脚. 固定在“L”电平. 该脚内置下拉电阻.
16,21,22, 23,48	TESTO4-0	O	测试脚. 接电路板后使这些脚悬空.
30,46	DVDD	—	数字部分电源. 与 DGND 之间连接 0.1μF 或更大的旁路电容.
24,47	DGND	—	数字部分地.
45	AVDD	—	模拟部分电源. 与 AGND 之间连接 0.1μF 或更大的旁路电容.
35	AGND	—	模拟部分地.
31	PVDD	—	PWM 驱动器电源. 与 PGND 之间连接 10μF 或更大的旁路电容.
34	PGND	—	PWM 驱动器地.

订货

订货时指定规格： ML2308GD(封装： 48 脚塑封 VQFN)。

最大额定值

参数	符号	条件	额定值	单位
电源电压	V_{DD}	$T_a = 25^\circ\text{C}$	-0.3~ +5.0	V
输入电压	V_{IN}		-0.3 ~ $V_{DD} + 0.3$	V
耗散功率	P_D	$T_a = 25^\circ\text{C}$	890	mW
输出短路电流	I_{SC}	$T_a = 25^\circ\text{C}$ (备注 1)	10	mA
		$T_a = 25^\circ\text{C}$ (备注 2)	100	mA
贮存温度	T_{STG}	—	-55 ~ +150	$^\circ\text{C}$

备注： 1. 适用于除 OUTL 和 OUTR 的输出脚。
2. 适用于 OUTL 和 OUTR 脚。

推荐工作参数

参数	符号	条件	范围	单位
电源电压	V_{DD}	DGND = AGND = 0 V	2.7 ~ 3.6	V
工作温度	T_{op}	—	-20~ +70	$^\circ\text{C}$
源时钟频率	f_{osc}	—	20 ~ 25	MHz

电性能参数

直流电性能

$DV_{DD} = AV_{DD} = 2.7 \sim 3.6 \text{ V}$
DGND = AGND = 0 V, $T_a = -20 \sim +70^\circ\text{C}$

参数	符号	条件	最小值	典型值	最大值	单位
“H” 输入电压	V_{IH}	—	$V_{DD} \times 0.8$	—	$V_{DD} + 0.3$	V
“L” 输入电压	V_{IL}	—	-0.3	—	0.6	V
“H” 输出电压	V_{OH}	$I_{OH} = -1 \text{ mA}$	$V_{DD} - 0.4$	—	—	V
“L” 输出电压	V_{OL}	$I_{OL} = 2 \text{ mA}$	—	—	0.4	V
“H” 输入电流 (备注 1)	I_{IH1}	$V_{IH} = V_{DD}$	—	—	10	μA
“H” 输入电流 (备注 2)	I_{IH2}	$V_{IH} = V_{DD}$	0.3	—	20	μA
“H” 输入电流 (备注 3)	I_{IH3}	$V_{IH} = V_{DD}$	30	—	180	μA
“H” 输入电流 (备注 4)	I_{IL1}	$V_{IL} = \text{GND}$	-10	—	—	μA
“L” 输入电流 (备注 2)	I_{IL2}	$V_{IL} = \text{GND}$	-20	—	-0.3	μA
工作电流消耗	I_{DD}	$f_{osc} = 24.576 \text{ MHz}$ 无负载	—	30	40	mA
待机电流消耗	I_{DDS}	$T_a = -20 \sim +50^\circ\text{C}$	—	—	20	μA
		$T_a = +50 \sim +70^\circ\text{C}$	—	—	100	μA

备注： 1. 适用于除 XT 和 TEST 之外的输入脚。
2. 适用于 XT 脚。
3. 适用于 TEST 脚。
4. 适用于除 XT 之外的输入脚。

模拟部分电性能

$DV_{DD} = AV_{DD} = 2.7 \sim 3.6 \text{ V}$
 $DGND = AGND = 0 \text{ V}, T_a = -20 \sim +70^\circ\text{C}$

参数	符号	条件	最小值.	典型值.	最大值.	单位
最小输入阻抗	R_{INM}	—	1	—	—	$M\Omega$
LINL, LINR 输入阻抗	R_{INL}	线路输入时	22	32	42	$k\Omega$
LIN1, LIN2 输入幅度	V_{LIN}	—	—	—	$0.6 \times V_{DD}$	V_{pp}
MOUT, LOU TL, LOU TR 输出负载电阻	R_{OUTA}	—	100	—	—	$k\Omega$
话筒放大器增益设置范围	G_{MIC}	—	—	—	30	dB
SG 输出电压	V_{SG}	—	$0.48 \times V_{DD}$	$0.5 \times V_{DD}$	$0.52 \times V_{DD}$	V
SG 输出电阻	R_{SG}	—	12	15	18	$k\Omega$
OUTL, OU TR 输出功率	P_{OUT}	BTL 输出 $R_L = 16\Omega$ $S/(N+D) \geq -20\text{dB}$	—	—	150	mW

一 交流电性能

1. 指令接口和音频接口的共同性能参数

$DV_{DD} = AV_{DD} = 2.7 \sim 3.6 \text{ V}$, $f_{osc} = 24.576 \text{ MHz}$
 $DGND = AGND = 0 \text{ V}$, $T_a = -20 \sim +70^\circ\text{C}$

参数	符号	最小值	典型值	最大值	单位
源时钟占空比	f_{duty}	40	50	60	%
RESET 脉冲宽度	t_{RSTW}	50	—	—	ns
复位释放后 CBUSY 输出“L”电平的时间(备注 1)	t_{CBWR}	—	89	100	ms

备注 1: 适用于外部时钟输入。

连接振荡器时, 应加上振荡器的稳定时间。

2. 指令接口

$DV_{DD} = AV_{DD} = 2.7 \sim 3.6 \text{ V}$, $f_{osc} = 24.576 \text{ MHz}$
 $DGND = AGND = 0 \text{ V}$, $T_a = -20 \sim +70^\circ\text{C}$

参数	符号	最小值	典型值	最大值	单位
CS 下降沿时 SCK 的建立时间	t_{CSS}	100	—	—	ns
CS 下降沿时 SCK 的保持时间(备注 1)	t_{CSH}	$1\phi + 20$	—	—	ns
SCK “L” 电平脉冲宽度	t_{SCKL}	100	—	—	ns
SCK “H” 电平脉冲宽度	t_{SCKH}	100	—	—	ns
对 SCK, DI 的建立时间	t_{DIS}	50	—	—	ns
对 SCK, DI 的保持时间	t_{DIH}	50	—	—	ns
CS 下降沿 DO 输出使能时间	t_{DOE}	—	—	60	ns
对 SCK, DO 的输出延迟时间	t_{DDO}	—	—	60	ns
CS 上升沿, DO 输出浮动时间	t_{DOZ}	100	—	—	ns
CBUSY “L” 电平输出延迟时间(备注 1)	t_{DCB}	—	—	$2\phi + 50$	ns
CBUSY 上升沿, SCK 输入使能时间	t_{ESCK}	0	—	—	ns
CS 脉冲宽度	t_{WCS}	100	—	—	ns

备注 1: $1\phi = 2/f_{osc}$

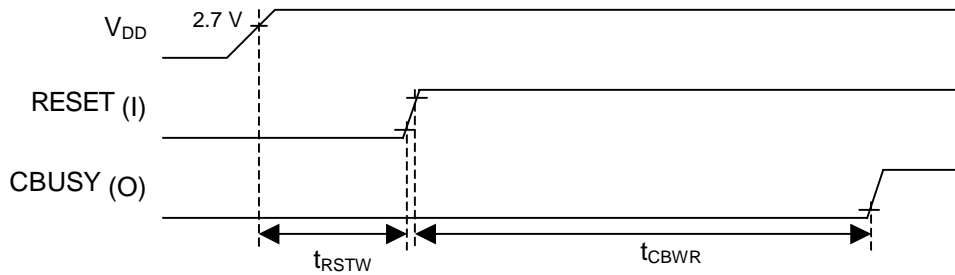
3. 音频接口

 $DV_{DD} = AV_{DD} = 2.7 \sim 3.6 \text{ V}$, $f_{osc} = 24.576 \text{ MHz}$
 $DGND = AGND = 0 \text{ V}$, $T_a = -20 \sim +70^\circ\text{C}$

参数	符号	最小值	典型值	最大值	单位
LR 变更点 BCK 的建立时间	t_{LRB}	50	—	—	ns
LR 变更点 BCK 的保持时间	t_{BLR}	50	—	—	ns
LR 变更点 DDO 输出(MSB)延迟时间	t_{LRM}	—	—	50	ns
BCK “L” 电平脉冲宽度	t_{BCKL}	100	—	—	ns
BCK “H” 电平脉冲宽度	t_{BCKH}	100	—	—	ns
BCK 上升沿 DDI 的建立时间	t_{SDS}	50	—	—	ns
BCK 上升沿 DDI 的保持时间	t_{SDH}	50	—	—	ns
BCK 下降沿 DDO 的延迟时间	t_{BSD}	—	—	50	ns
LR 变更点 EMP 输出切换延迟时间	t_{DEMP}	—	—	70	ns
LR 变更点 MID 输出切换延迟时间	t_{DMID}	—	—	70	ns
LR 变更点 FUL 输出切换延迟时间	t_{DFUL}	—	—	70	ns

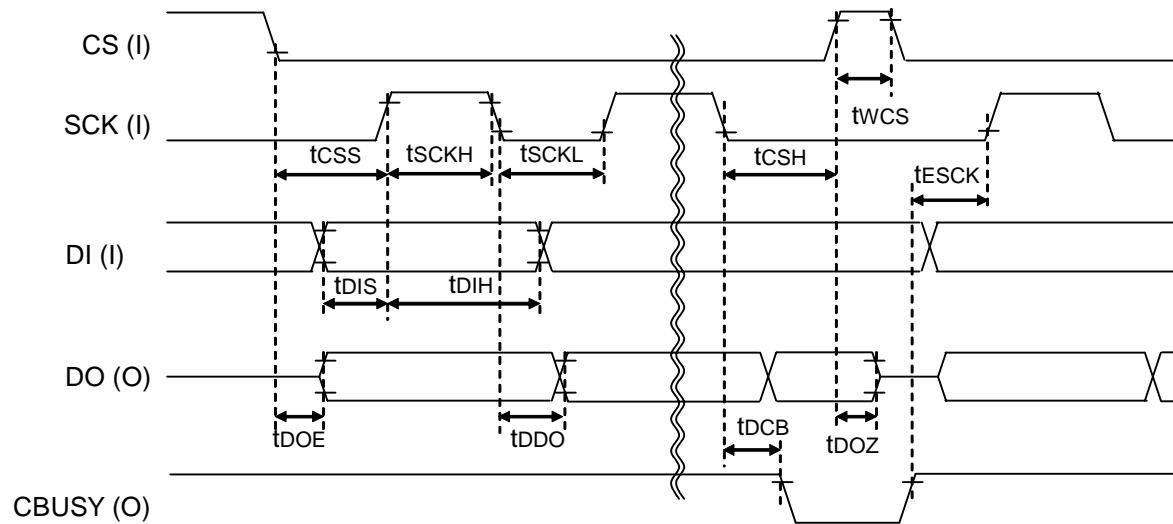
时序图

复位时序

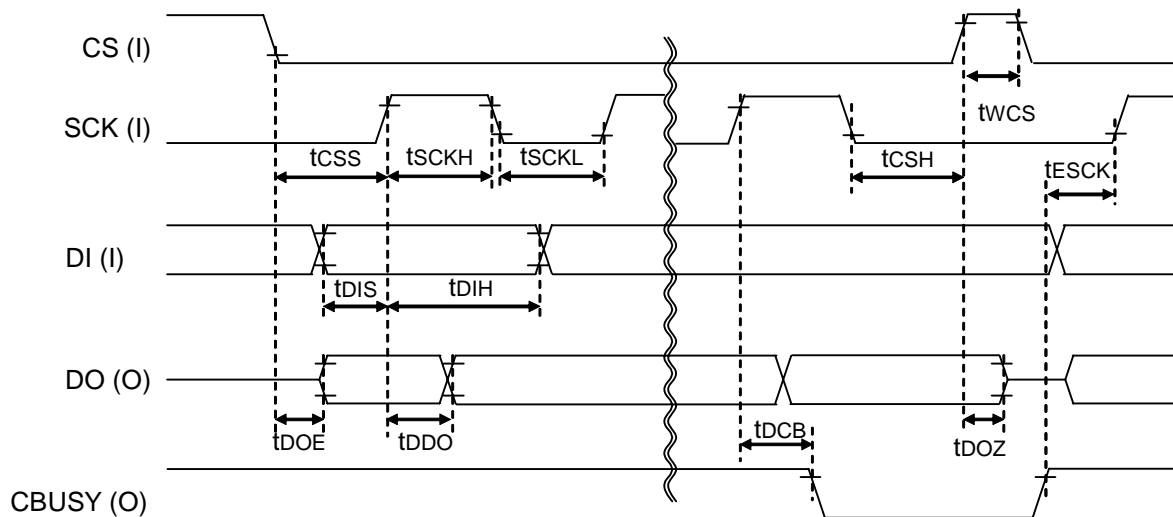


指令接口

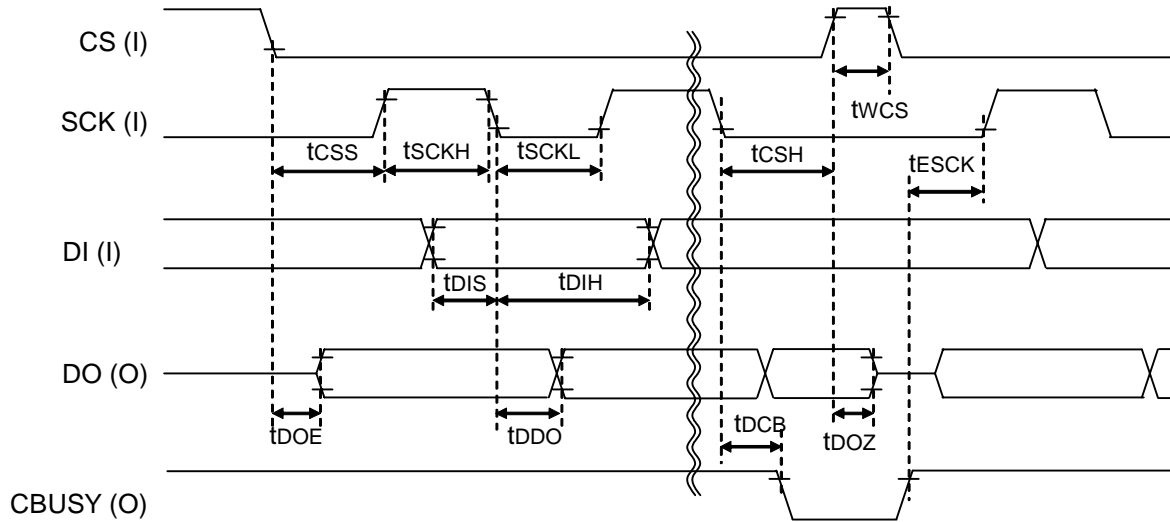
1. CPOL = "L", DIPH = "L", DOPH = "L"



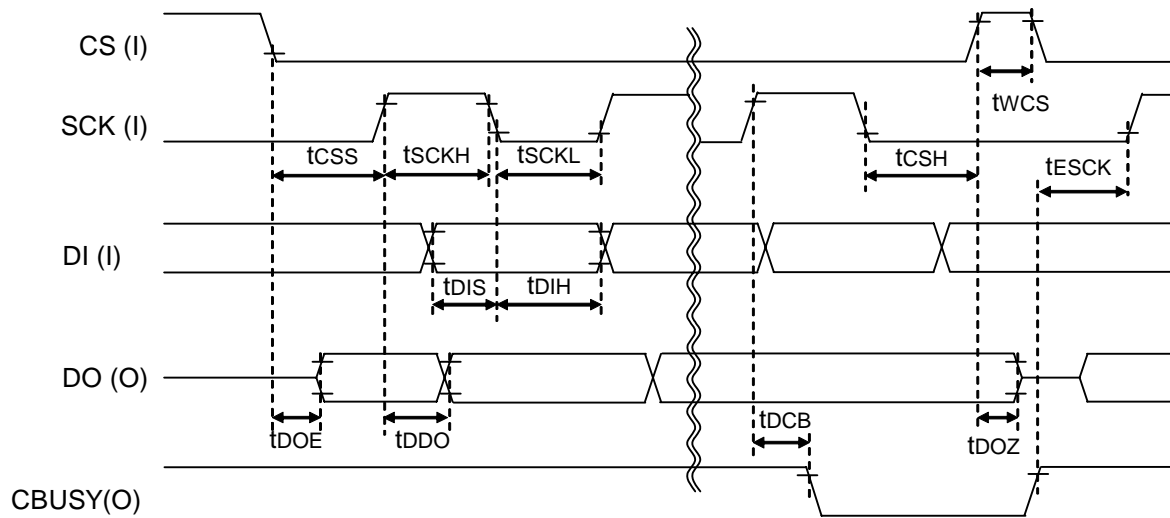
2. CPOL = "L", DIPH = "L", DOPH = "H"



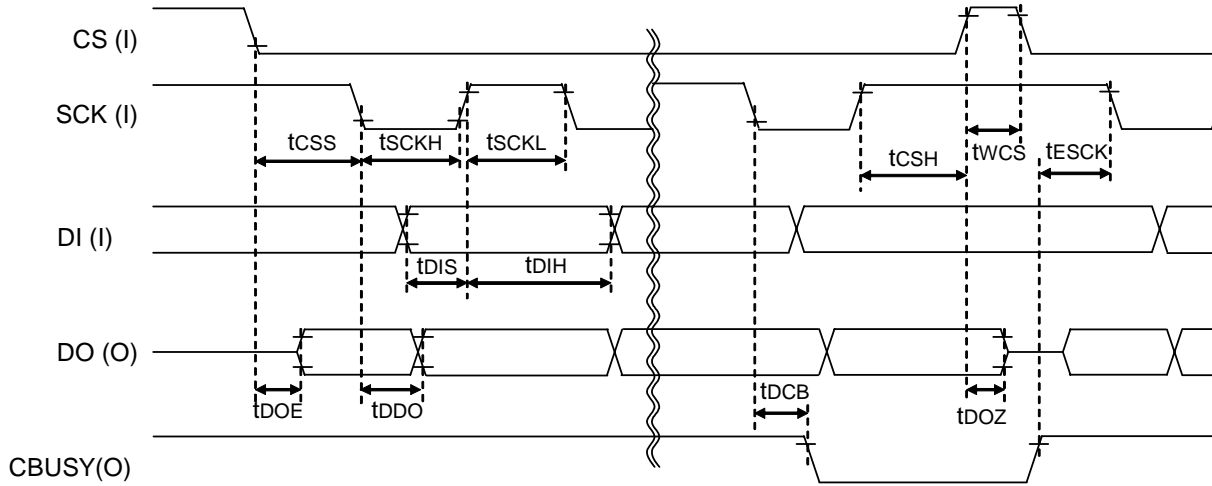
3. CPOL = "L", DIPH = "H", DOPH = "L"



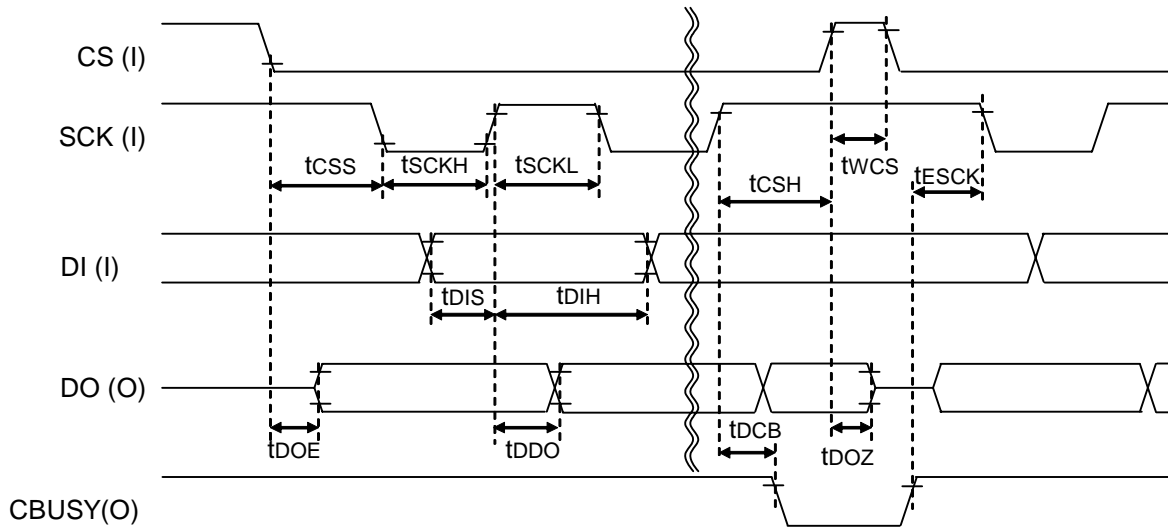
4. CPOL = "L", DIPH = "H", DOPH = "H"



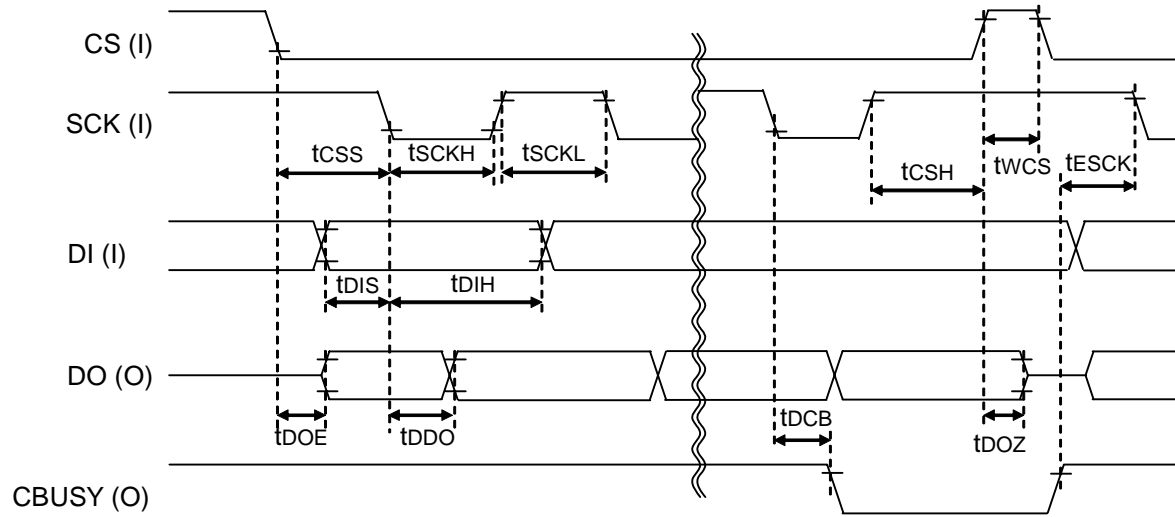
5. CPOL = "H", DIPH = "L", DOPH = "L"



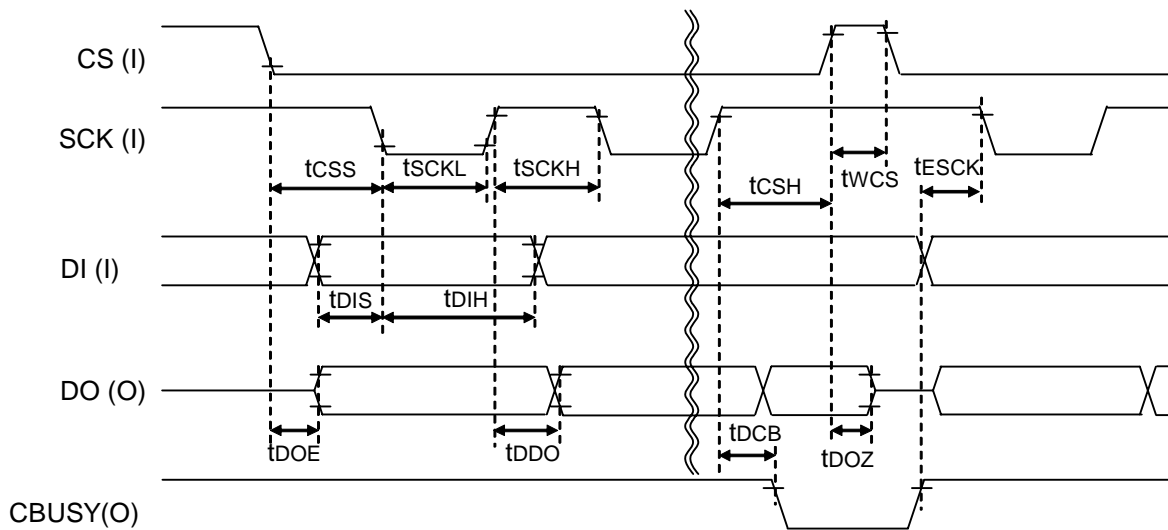
6. CPOL = "H", DIPH = "L", DOPH = "H"



7. CPOL = "H", DIPH = "H", DOPH = "L"

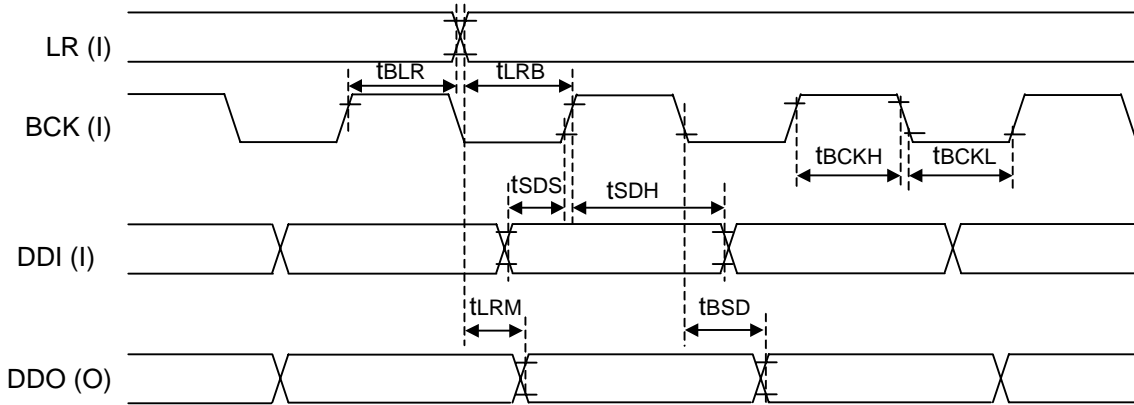


8. CPOL = "H", DIPH = "H", DOPH = "H"

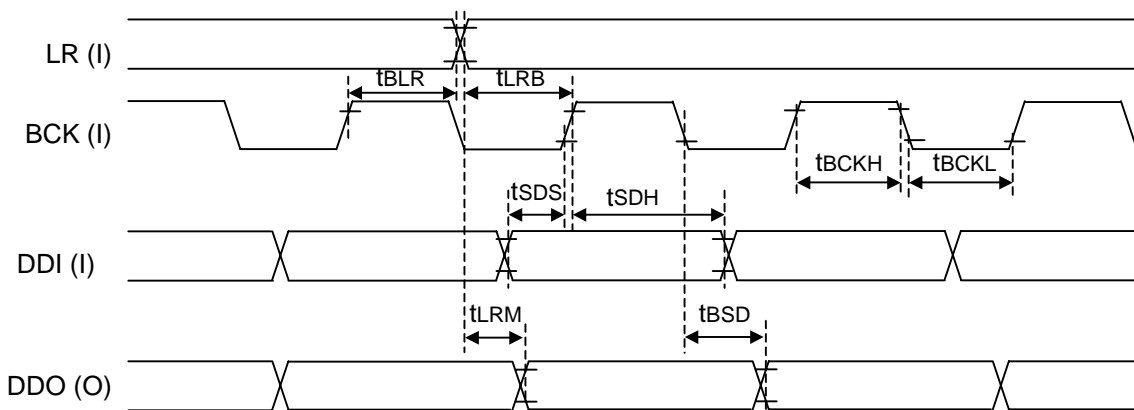


音频接口

1. I²S 格式



2. 前置 MSB 格式



功能描述

指令接口

1. SPI 模式

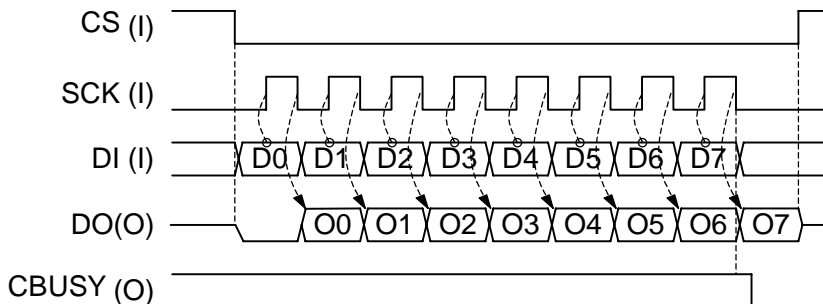
如同指令接口模式，ML2308 支持 8 种 SPI 模式。可使用 CPOL,DIPH 和 DOPH 选择 SPI 模式。把输出电平固定在“L”或“H”，因为一旦电源打开，就不能改变 SPI 模式设定。

CPOL, DIPH 和 DOPH 的设置如下：

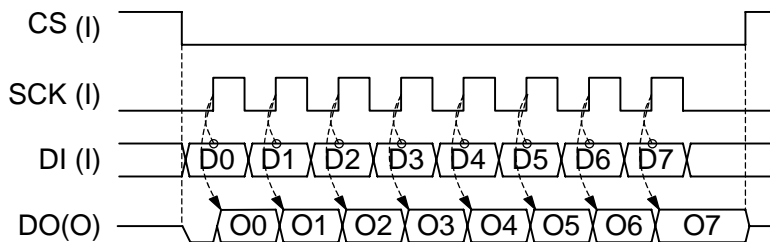
引脚	输入电平	设置描述
CPOL	“L”	“H” 脉冲作 SCK 脉冲输入。
	“H”	“L” 脉冲作 SCK 脉冲输入。
DIPH	“L”	在 SCK 脉冲的上升沿读入 DI 脚的输入数据。
	“H”	在 SCK 脉冲的下降沿读入 DI 脚的输入数据。
DOPH	“L”	在 SCK 脉冲的下降沿从 DO 脚输出数据。
	“H”	在 SCK 脉冲的上升沿从 DO 脚输出数据。

各 SPI 模式的时序图如下：

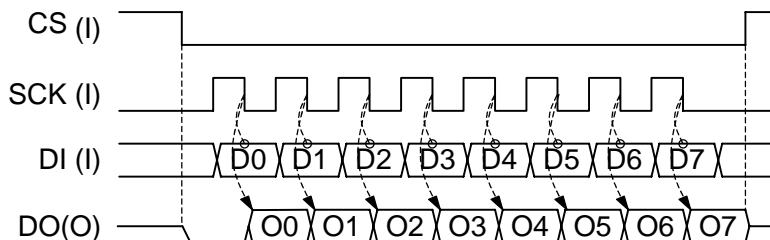
- CPOL = “L”, DIPH = “L”, DOPH = “L”



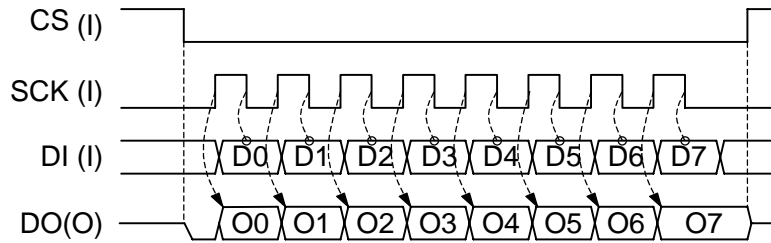
- CPOL = “L”, DIPH = “L”, DOPH = “H”



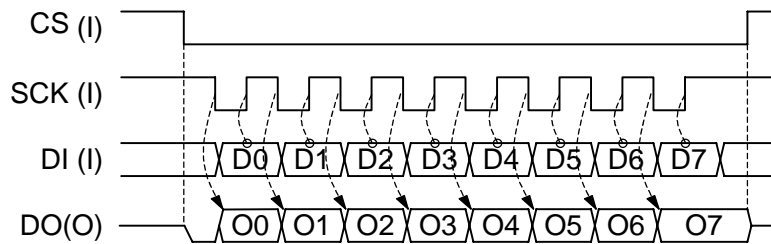
- CPOL = “L”, DIPH = “H”, DOPH = “L”



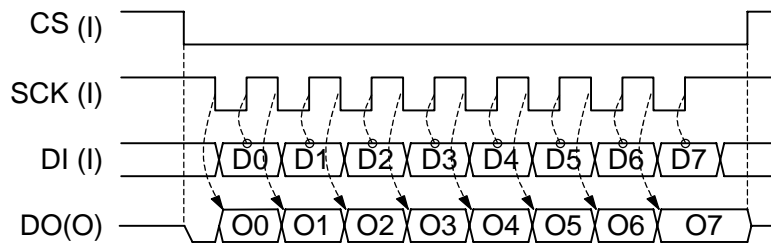
- CPOL = "L", DIPH = "H", DOPH = "H"



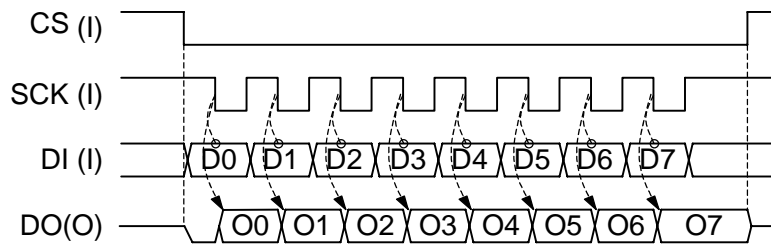
- CPOL = "H", DIPH = "L", DOPH = "L"



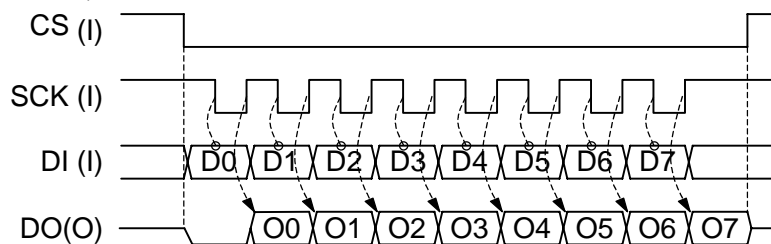
- CPOL = "H", DIPH = "L", DOPH = "H"



- CPOL = "H", DIPH = "H", DOPH = "L"



- CPOL = "H", DIPH = "H", DOPH = "H"



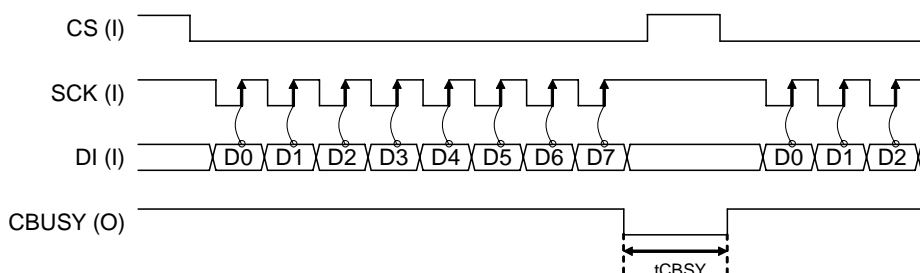
2. 写指令数据时序

写指令数据的时序如下：

CS 脚输入“L”后，LSB 向 DI 脚串行输入 8 比特指令数据，此指令数据与 SCK 脚的时钟信号同步。8 个 SCK 时钟信号输入完后，CBUSY 脚输出“L”。当 CBUSY 脚是“L”电平时，不能使用串行接口。要等到 CBUSY 脚输出“H”电平后才能输入下一条指令数据。一条指令数据输入完成后请把 CS 脚变为“H”电平。

下图所示为当 CPOL 脚设为“H”电平 DIPH 设为“L”电平时的时序图。

CBUSY 脚输出“L”电平的时间 t_{CBSY} 因 LSI 的工作状态不同而不同。

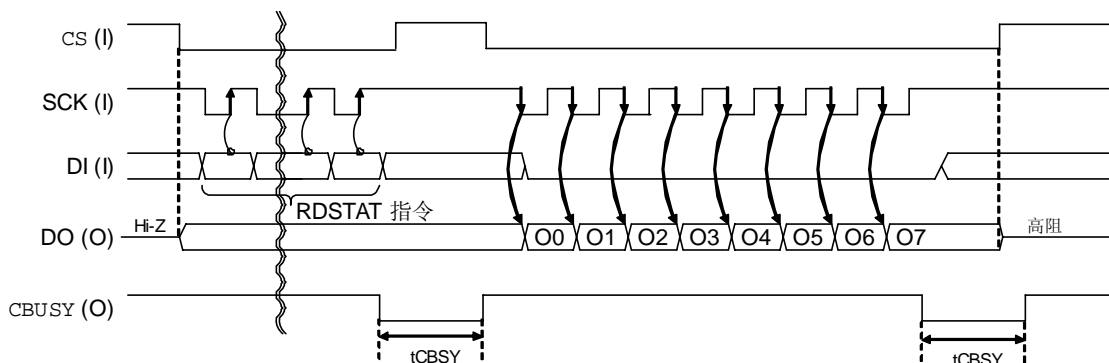


3. 读状态时序

读状态信号的时序如下所示。

CS 脚输入“L”，并且读状态指令 (RDSTAT 指令) 输入后，从 LSB 串行输出 8 比特状态数据到 DO 脚，此状态数据与输入到 SCK 脚的时钟信号的下降沿同步。

下图所示为当 CPOL 脚设为“H”电平 DIPH 设为“L”电平 DOPH 设为“L”电平时的时序图。



音频接口

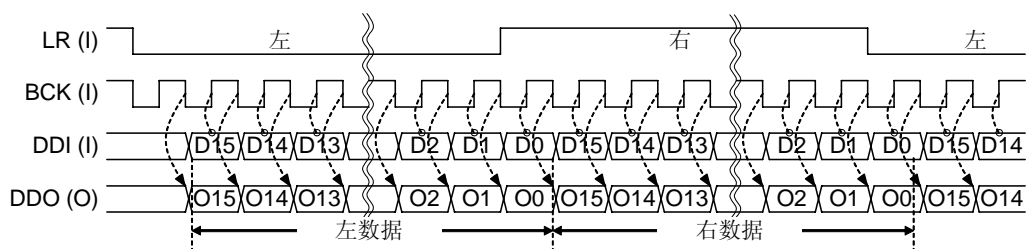
音频接口用来在录音和播放期间向缓冲存储器写入音频数据和从缓冲存储器读出音频数据。

ML2308 支持两种接口格式(I²S 格式和前置 MSB 格式)。

无论用哪种格式，对缓冲存储器的读写都是通过 LR 脚， BCK 脚， DDI 脚和 DDO 脚。

1. I²S 格式

I²S 格式时读写缓冲存储器的时序如下所示：



播放期间，16 比特播放数据与 BCK 脚的时钟同步，从 MSB 起串行输入到 DDI 脚。LSI 在 BCK 时钟的上升沿读入 DDI 脚的输入数据。录音时数据在 BCK 时钟的下降沿从 DDO 输出。

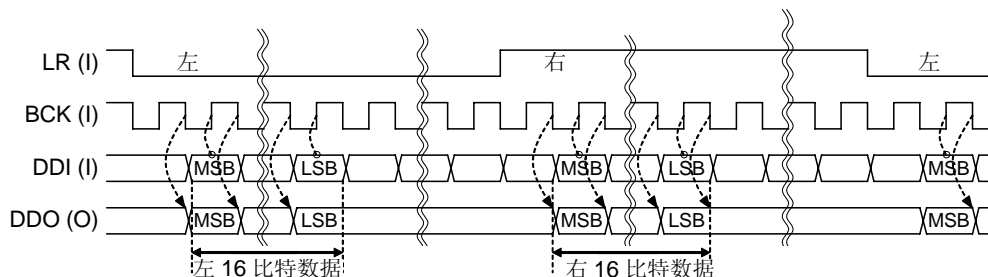
LR 脚是“L”时输入输出左通道数据，LR 脚是“H”时输入输出右通道数据。

缓冲存储器状态信号(EMP, MID 和 FUL)也根据 LR 电平切换。当 LR 是“L”时，输出右通道状态数据；当 LR 是“H”时，输出左通道状态数据。注意，输入输出数据时，输出的状态信号是另外一个通道的。

缓冲存储器空时，读数据操作读出的数据是 0000h(十六进制)。

如果 LR 是“H”或“L”期间 BCK 时钟延续 16 个时钟周期或更多，那么 16 比特前置数据有效。

BCK 时钟是 16 比特或更多时，缓冲存储器的存取时序如下：

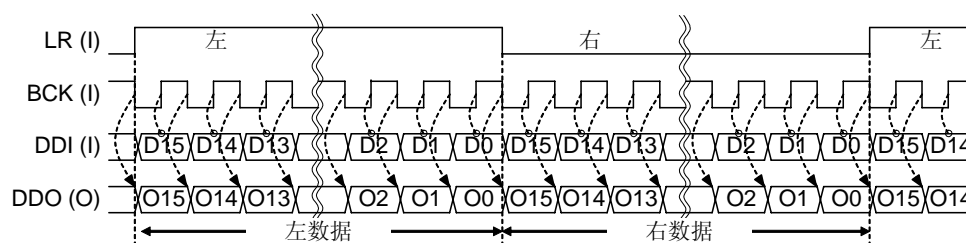


在单通道录音和播放时，必须同时读写缓冲存储器的左右两个通道。因为对缓冲存储器未使用通道的读写会被忽略，不会影响使用的通道。未使用通道的状态信号保持为空，对缓冲存储器的状态信号(EMP, MID 和 FUL)也是如此。

比如，左通道数据录音时，从右通道读出的数据是 0000h(十六进制)。播放时，写在右通道的数据被忽略。

2. 前置 MSB 格式

前置 MSB 格式的缓冲存储器读写时序如下：

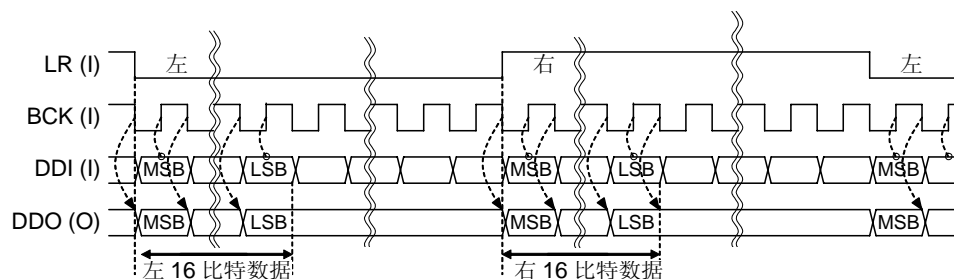


播放期间，16 比特播放数据与 BCK 脚的时钟同步，从 MSB 起串行输入到 DDI 脚。LSI 在 BCK 时钟的上升沿读入 DDI 脚的输入数据。录音时数据在 BCK 时钟的下降沿从 DDO 输出。

LR 脚是“H”时输入输出左通道数据，LR 脚是“L”时输入输出右通道数据。

缓冲存储器状态信号(EMP, MID 和 FUL)也根据 LR 电平切换。当 LR 是“H”时，输出右通道状态数据；当 LR 是“L”时，输出左通道状态数据。注意，输入输出数据时，输出的状态信号是另外一个通道的。缓冲存储器空时，读数据操作读出的数据是 0000h (十六进制)。

如果 LR 是“H”或“L”期间 BCK 时钟延续 16 个时钟周期或更多，那么 16 比特前置数据有效。BCK 时钟是 16 比特或更多时，缓冲存储器的存取时序如下：



在单通道录音和播放时，必须同时读写缓冲存储器的左右两个通道。因为对缓冲存储器未使用通道的读写会被忽略，不会影响使用的通道。未使用通道的状态信号保持为空，对缓冲存储器的状态信号 (EMP, MID 和 FUL) 也是如此。

比如，左通道数据录音时，从右通道读出的数据是 0000h (十六进制)。播放时，写在右通道的数据被忽略。

3.各音频合成模式时的数据结构

各音频合成模式时，录音和播放时从缓冲存储器输入输出的数据结构如下表所示：

1) 2 比特 ADPCM2

D15	D14	D13	D12	D11	D10	D9	D8
MSB1	LSB1	MSB2	LSB2	MSB3	LSB3	MSB4	LSB4
D7	D6	D5	D4	D3	D2	D1	D0
MSB5	LSB5	MSB6	LSB6	MSB7	LSB7	MSB8	LSB8

2) 3 比特 ADPCM2

D15	D14	D13	D12	D11	D10	D9	D8
0	MSB1	2SB1	LSB1	MSB2	2SB2	LSB2	MSB3
D7	D6	D5	D4	D3	D2	D1	D0
2SB3	LSB3	MSB4	2SB4	LSB4	MSB5	2SB5	LSB5

3) 4 比特 ADPCM2

D15	D14	D13	D12	D11	D10	D9	D8
MSB1	3SB1	2SB1	LSB1	MSB2	3SB2	2SB2	LSB2
D7	D6	D5	D4	D3	D2	D1	D0
MSB3	3SB3	2SB3	LSB3	MSB4	3SB4	2SB4	LSB4

4) 5 比特 ADPCM2

D15	D14	D13	D12	D11	D10	D9	D8
0	MSB1	4SB1	3SB1	2SB1	LSB1	MSB2	4SB2
D7	D6	D5	D4	D3	D2	D1	D0
3SB2	2SB2	LSB2	MSB3	4SB3	3SB3	2SB3	LSB3

5) 6 比特 ADPCM2

D15	D14	D13	D12	D11	D10	D9	D8
0	0	0	0	MSB1	5SB1	4SB1	3SB1
D7	D6	D5	D4	D3	D2	D1	D0
2SB1	LSB1	MSB2	5SB2	4SB2	3SB2	2SB2	LSB2

6) 7 比特 ADPCM2

D15	D14	D13	D12	D11	D10	D9	D8
0	0	MSB1	6SB1	5SB1	4SB1	3SB1	2SB1
D7	D6	D5	D4	D3	D2	D1	D0
LSB1	MSB2	6SB2	5SB2	4SB2	3SB2	2SB2	LSB2

7) 8 比特 ADPCM2, 8 比特线性 PCM, 8 比特非线性 PCM, 或 μ 率 PCM

D15	D14	D13	D12	D11	D10	D9	D8
MSB1	7SB1	6SB1	5SB1	4SB1	3SB1	2SB1	LSB1
D7	D6	D5	D4	D3	D2	D1	D0
MSB2	7SB2	6SB2	5SB2	4SB2	3SB2	2SB2	LSB2

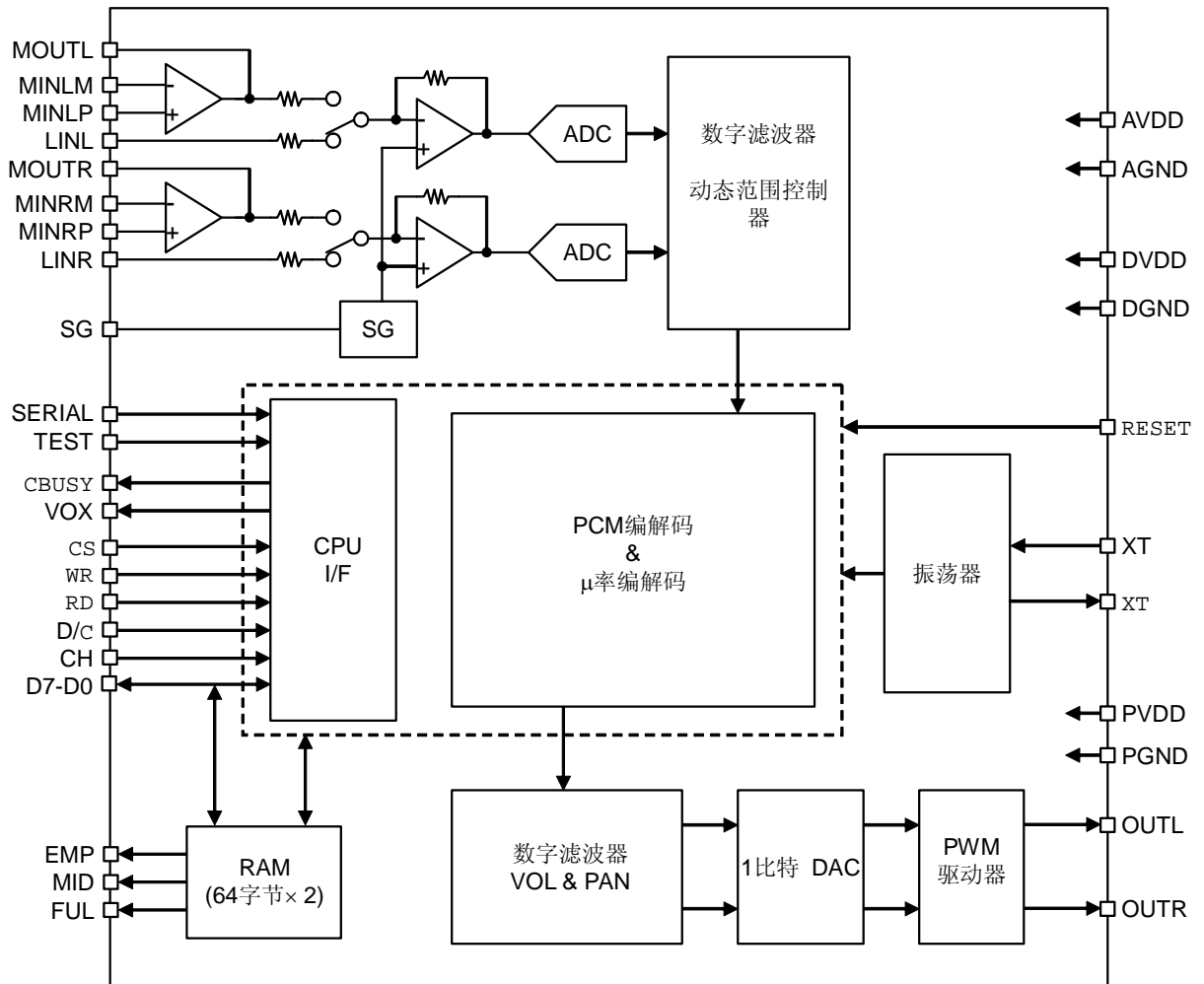
8) 16 比特线形 PCM

D15	D14	D13	D12	D11	D10	D9	D8
MSB1	15SB1	14SB1	13SB1	12SB1	11SB1	10SB1	9SB1
D7	D6	D5	D4	D3	D2	D1	D0
8SB1	7SB1	6SB1	5SB1	4SB1	3SB1	2SB1	LSB1

串行接口描述结束。关于指令表，工作流程和应用电路举例等更多共同部分的细节参见第（3）部分。

(2) 并行接口

电路框图



引脚说明

指令接口相关引脚

引脚号	引脚名	I/O	描述
28	RESET	I	复位输入。输入“L”时，LSI 初始化。此时，振荡器停振，电源关闭。当电源打开，电压稳定后，输入由“L”变为“H”。
29	SERIAL	I	CPU 接口选择。 选择并行接口时固定为“L”。
10	CS	I	指令接口和音频接口的选择输入脚。 “L”电平时接受 WR 和 RD 信号。“H”电平时忽略 WR 和 RD 信号。
9	D/C	I	指令接口和音频接口的选择输入脚。 当输入指令或读内部状态时，置 D/C 脚为“L”，“L”脉冲输入到 WR 和 RD 脚。 置“H”电平时音频接口使能。
5	WR	I	写脉冲输入。该脚由指令接口和音频接口共同使用。 [D/c 脚置“L”] WR 上升沿时 LSI 读入 D7-D0 的数据作为指令数据。当读入指令数据 CBUSY 脚输出“L”，指示正在执行指令。 CBUSY 脚是“L”时输入的指令会被忽略。CBUSY 脚是“H”时输入指令。 [D/c 脚置“H”] 参见下页音频接口相关脚的描述。
4	RD	I	读脉冲输入。该脚由指令接口和音频接口共同使用。 [D/c 脚置“L”] RD 脚是“L”时状态数据输出到 D7-D0。 要读出内部状态，输入 RDSTAT 指令后 RD 脚置“L”。 注意，除非输入 RDSTAT 指令，否则状态数据不会更新。 [D/c 脚置“H”] 参见下页音频接口相关脚的描述。
16-23	D7-D0	I/O	数据由该双向数据总线输入输出。 这些脚由指令接口和音频接口共同使用。
12	CBUSY	O	执行指令时该脚输出“L”。CBUSY 脚是“H”电平时可以输入指令。
11	VOX	O	录音时的音频幅度检测信号输出脚。开始录音后，一旦输入信号幅度达到规定值，该脚输出“H”。

音频接口相关引脚

引脚号	引脚名	I/O	描述
10	CS	I	指令接口和音频接口的选择输入。 置“L”时接受 WR 和 RD 输入，置“H”时忽略 WR 和 RD 信号。
9	D/C	I	指令接口和音频接口的选择输入。 输入输出音频数据时，D/C 脚置“H”并且 WR 和 RD 脚输入“L”脉冲。 D/C 置“L”时指令接口使能。
6	CH	I	音频接口的通道选择。 “L”电平时，左通道的缓冲存储器选中，从 EMP, MID 和 FUL 输出左通道缓冲存储器的状态。 “H”电平时，右通道的缓冲存储器选中，从 EMP, MID 和 FUL 输出右通道缓冲存储器的状态。
5	WR	I	写脉冲输入。该脚由指令接口和音频接口共同使用。 [D/c 脚置“H”] 在 WR 的上升沿，D7-D0 脚的数据写入由 CH 选择的缓冲存储器中，CS 的状态无关。 [D/c 脚置“L”] 参见前页指令接口中有关引脚描述。
4	RD	I	读脉冲输入。该脚由指令接口和音频接口共同使用。 [D/c 脚置“H”] RD 脚是“L”电平时，由 CH 选择的缓冲存储器中的数据读出，从 D7-D0 输出。 [D/c 脚置“L”] 参见前页指令接口中有关引脚描述。
16-23	D7-D0	I/O	数据输入输出双向总线。 这些脚由指令接口和音频接口共同使用。
1	FUL	O	状态信号，指示缓冲存储器已满，数据待输出。可以用 OPT 指令选择“H”有效或“L”有效。 缓冲存储器满后录音的数据会被丢弃，不会存入存储器。 因此，缓冲存储器满后所写的的数据不能播放。
2	MID	O	状态信号，指示至少一半缓冲存储器已满，数据待输出。可以用 OPT 指令选择“H”有效或“L”有效。 一般来说，对缓冲存储器的存取由 MID 控制。
3	EMP	O	状态信号，指示缓冲存储器已空。可以用 OPT 指令选择“H”有效或“L”有效。

模拟, 时钟或电源相关引脚

引脚号	引脚名	I/O	描述
39	MOUTL	O	左通道话筒放大器输出脚。
40	MINLM	I	左通道话筒放大器反相输入脚。
41	MINLP	I	左通道话筒放大器非反相输入脚。
42	MOUTr	O	右通道话筒放大器输出脚。
43	MINRM	I	右通道话筒放大器反相输入脚。
44	MINRP	I	右通道话筒放大器非反相输入脚。
36	LINL	I	左通道线路放大器输入。
38	LINR	I	右通道线路放大器输入。
37	SG	O	模拟电路参考电压(信号地)输出。
33	OUTR	O	右通道播放输出。输出 PWM 脉冲时, 外部 LC 滤波器消除高频分量。
32	OUTL	O	左通道播放输出。输出 PWM 脉冲时, 外部 LC 滤波器消除高频分量。
14	XT	I	振荡器连接脚。使用外部时钟时, 从该脚输入时钟信号。
15	XTr	O	振荡器连接脚。使用外部时钟时, 使之悬空。
25, 26, 27	TEST2-0	I	测试脚。请保持这些脚为“L”, 这些脚没有上拉电阻。
13	TEST	I	测试脚。置为“L”, 内有下拉电阻。
7, 8, 48	TESTO2-0	O	测试脚。接电路板时悬空。
30, 46	DVDD	—	数字电源。在该脚与 DGND 之间接一个 0.1μF 或更大的旁路电容。
24, 47	DGND	—	数字地。
45	AVDD	—	模拟电源。在该脚与 AGND 之间接一个 0.1μF 或更大的旁路电容。
35	AGND	—	电源地。
31	PVDD	—	PWM 驱动器电源。在该脚与 PGND 之间接一个 10μF 或更大的旁路电容。
34	PGND	—	PWM 驱动器地。

订货

订货时指定规格 ML2308GD (封装: 48 脚塑封 VQFN).

最大额定值:

参数	符号	条件	额定值	单位
电源电压	V_{DD}	$T_a = 25^{\circ}\text{C}$	-0.3~ +5.0	V
输入电压	V_{IN}	—	-0.3~ $V_{DD} + 0.3$	V
耗散功率	P_D	$T_a = 25^{\circ}\text{C}$	890	mW
输出短路电流	I_{SC}	$T_a = 25^{\circ}\text{C}$ (备注 1)	10	mA
		$T_a = 25^{\circ}\text{C}$ (备注 2)	100	mA
贮存温度	T_{STG}	—	-55 ~ +150	$^{\circ}\text{C}$

备注: 1.适用于除 OUTL 和 OUTR 之外的输出脚。
2.适用于 OUTL 和 OUTR。

推荐工作参数:

参数	符号	条件	范围	单位
电源电压	V_{DD}	DGND = AGND = 0 V	2.7~3.6	V
工作温度	T_{op}	—	-20~ +70	$^{\circ}\text{C}$
源时钟频率	f_{osc}	—	20~25	MHz

电性能参数

直流电性能

$DV_{DD} = AV_{DD} = 2.7\sim 3.6\text{ V}$
DGND = AGND = 0 V, $T_a = -20\sim +70^{\circ}\text{C}$

参数	符号	条件	最小值	典型值	最大值	单位
“H”输入电压	V_{IH}	—	$V_{DD} \times 0.8$	—	$V_{DD} + 0.3$	V
“L”输入电压	V_{IL}	—	-0.3	—	0.6	V
“H”输出电压	V_{OH}	$I_{OH} = -1\text{ mA}$	$V_{DD} - 0.4$	—	—	V
“L”输出电压	V_{OL}	$I_{OL} = 2\text{ mA}$	—	—	0.4	V
“H”输入电流(备注 1)	I_{IH1}	$V_{IH} = V_{DD}$	—	—	10	μA
“H”输入电流(备注 2)	I_{IH2}	$V_{IH} = V_{DD}$	0.3	—	20	μA
“H”输入电流(备注 3)	I_{IH3}	$V_{IH} = V_{DD}$	30	—	150	μA
“H”输入电流(备注 4)	I_{IL1}	$V_{IL} = \text{GND}$	-10	—	—	μA
“L”输入电流(备注 2)	I_{IL2}	$V_{IL} = \text{GND}$	-20	—	-0.3	μA
工作电流消耗	I_{DD}	$f_{osc} = 24.576\text{ MHz}$ 无负载	—	30	40	mA
待机电流消耗	I_{DDS}	$T_a = -20\sim +50^{\circ}\text{C}$	—	—	20	μA
		$T_a = +50\sim +70^{\circ}\text{C}$	—	—	100	μA

备注: 1.适用于除 XT 和 TEST 之外的输入脚。
2.适用于 XT。
3.适用于 TEST。
4.适用于除 XT 之外的输入脚。

模拟部分电性能

$$DV_{DD} = AV_{DD} = 2.7 \sim 3.6 \text{ V}$$

$$DGND = AGND = 0 \text{ V}, T_a = -20 \sim +70^\circ\text{C}$$

参数	符号	条件	最小值.	典型值.	最大值.	单位
最小输入阻抗	R_{INM}	—	1	—	—	$M\Omega$
LINL, LINR 输入阻抗	R_{INL}	使用线路输入时	22	32	42	$k\Omega$
LIN1, LIN2 最大输入幅度	V_{LIN}	—	—	$0.6 \times V_{DD}$	—	V_{pp}
MOUT, LOU TL, LOU TR 输出负载电阻	R_{OUTA}	—	100	—	—	$k\Omega$
话筒放大器增益设置范围	G_{MIC}	—	—	—	30	dB
SG 输出电压	V_{SG}	—	$0.48 \times V_{DD}$	$0.5 \times V_{DD}$	$0.52 \times V_{DD}$	V
SG 输出电阻	R_{SG}	—	12	15	18	$k\Omega$
OUTL, OU TR 输出功率	P_{OUT}	BTL 输出 $R_L = 16\Omega$ $S/(N+D) \geq -20\text{dB}$	—	—	150	mW

交流电性能

1.指令接口和音频接口的共同参数

$DV_{DD} = AV_{DD} = 2.7\sim 3.6\text{ V}$, $f_{osc} = 24.576\text{ MHz}$
 $DGND = AGND = 0\text{ V}$, $T_a = -20\sim +70^\circ\text{C}$

参数	符号	最小值.	典型值.	最大值.	单位
源时钟占空比	f_{duty}	40	50	60	%
RESET 脉冲宽度	t_{RSTW}	50	—	—	ns
复位释放时 CBUSY “L” 电平输出时间(备注 1)	t_{CBWR}	—	89	100	ms

备注 1: 适用于外部时钟输入。

连接振荡器时, 应加上振荡器的稳定时间。

2.指令接口

$DV_{DD} = AV_{DD} = 2.7\sim 3.6\text{ V}$, $f_{osc} = 24.576\text{ MHz}$
 $DGND = AGND = 0\text{ V}$, $T_a = -20\sim +70^\circ\text{C}$

参数	符号	最小值.	典型值.	最大值.	单位
对于 WR, CS 的建立和保持时间	t_{CW}	20	—	—	ns
对于 WR, D/C 的建立时间	t_{WDCS}	20	—	—	ns
对于 WR, D/C 的保持时间(备注 1)	t_{WDCH}	$2\phi+20$	—	—	ns
WR 脉冲宽度(备注 1)	t_{WW}	2ϕ	—	—	ns
WR 的上升沿, 数据建立时间	t_{DWS}	20	—	—	ns
WR 的上升沿, 数据保持时间	t_{DWH}	20	—	—	ns
WR 上升沿 CBUSY 输出延迟时间 (备注 1)	t_{DBSY}	—	—	$2\phi+50$	ns
CBUSY 上升沿 WR 输入使能时间	t_{CWR}	0	—	—	ns
对于 RD, CS 的建立和保持时间	t_{CR}	20	—	—	ns
对于 RD, D/C 的建立和保持时间	t_{RDC}	20	—	—	ns
RD 脉冲宽度(备注 1)	t_{RR}	2ϕ	—	—	ns
RD 的下降沿, 数据建立时间	t_{DRE}	100	—	—	ns
RD 的上升沿, 数据浮动时间($R_L = 3k\Omega$)	t_{DRF}	100	—	—	ns

备注 1: $1\phi = 2/f_{osc}$

3. 音频接口

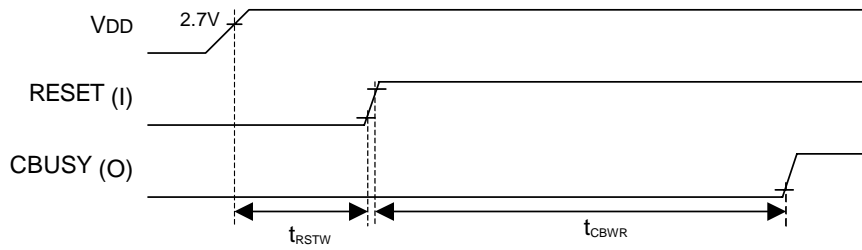
$DV_{DD} = AV_{DD} = 2.7\sim 3.6\text{ V}$, $f_{osc} = 24.576\text{MHz}$
 $DGND = AGND = 0\text{ V}$, $T_a = -20\sim +70^\circ\text{C}$

参数	符号	最小值.	典型值.	最大值.	单位
对于 WR, CS 的建立和保持时间	t_{CW}	20	—	—	ns
对于 WR, D/C 的建立和保持时间	t_{WDC}	20	—	—	ns
对于 WR, CH 的建立和保持时间	t_{WCH}	20	—	—	ns
WR 脉冲宽度(备注 1)	t_{WW}	$2\phi+20$	—	—	ns
WR 的上升沿, 数据建立时间	t_{DWS}	20	—	—	ns
WR 的上升沿, 数据保持时间	t_{DWH}	20	—	—	ns
WR 脉冲间隔时间(备注 1)	t_{WINT}	$2\phi+20$	—	—	ns
对于 RD, CS 的建立和保持时间	t_{CR}	20	—	—	ns
对于 RD, D/C 的建立和保持时间	t_{RDC}	20	—	—	ns
对于 RD, CH 的建立和保持时间	t_{RCH}	20	—	—	ns
RD 脉冲宽度(备注 1)	t_{RR}	2ϕ	—	—	ns
RD 的下降沿, 数据建立时间	t_{DRE}	100	—	—	ns
RD 的上升沿, 数据浮动时间($R_L = 3k\Omega$)	t_{DRF}	100	—	—	ns
RD 脉冲间隔时间(备注 1)	t_{RINT}	2ϕ	—	—	ns
CH 改变点, EMP 输出切换延迟时间	t_{DEMP}	—	—	70	ns
CH 改变点, MID 输出切换延迟时间	t_{DMID}	—	—	70	ns
CH 改变点, FUL 输出切换延迟时间	t_{DFUL}	—	—	70	ns
WR 的上升沿 EMP 输出延迟时间(备注 1)	t_{DWE}	—	—	$2\phi+70$	ns
WR 的上升沿 MID 输出延迟时间(备注 1)	t_{DWM}	—	—	$2\phi+70$	ns
WR 的上升沿 FUL 输出延迟时间(备注 1)	t_{DWF}	—	—	$2\phi+70$	ns
RD 的上升沿 EMP 输出延迟时间(备注 1)	t_{DRE}	—	—	$2\phi+70$	ns
RD 的上升沿 MID 输出延迟时间(备注 1)	t_{DRM}	—	—	$2\phi+70$	ns
RD 的上升沿 FUL 输出延迟时间(备注 1)	t_{DRF}	—	—	$2\phi+70$	ns

备注 1: $1\phi = 2/f_{osc}$

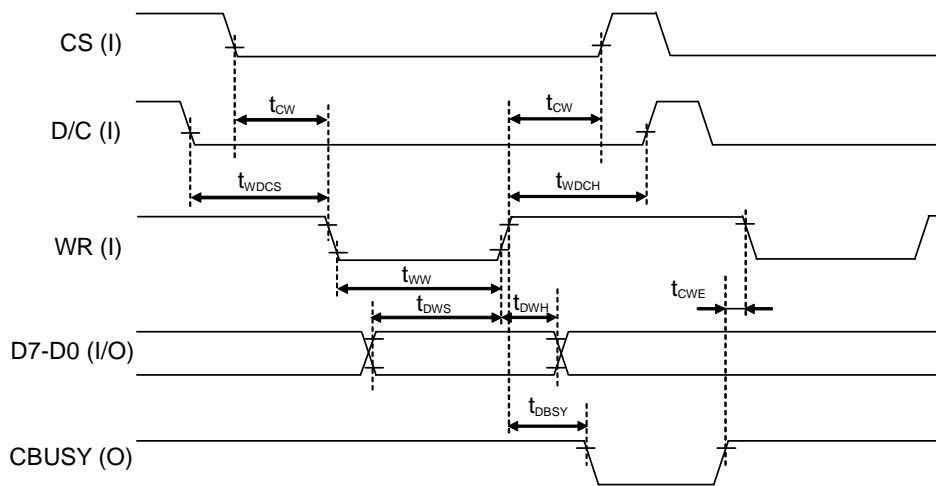
时序图

复位时序

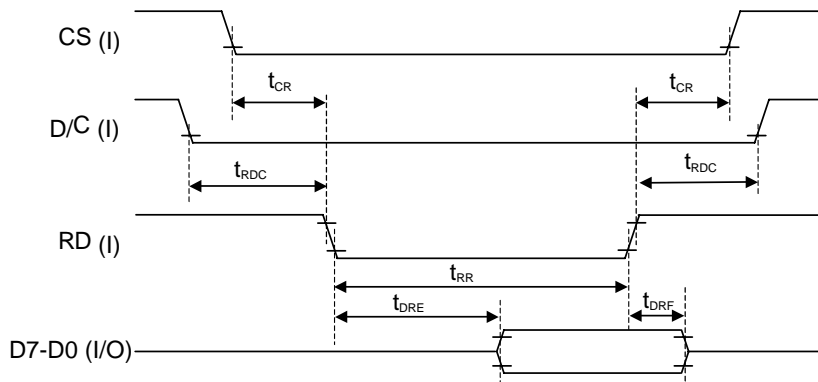


指令接口

1. 写指令时序

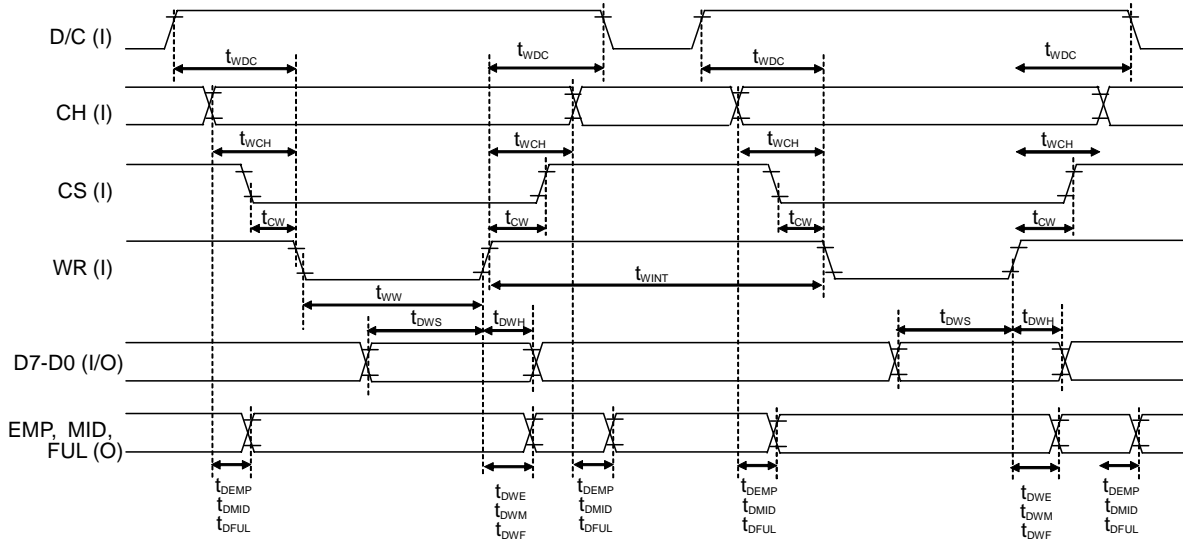


2. 读状态时序

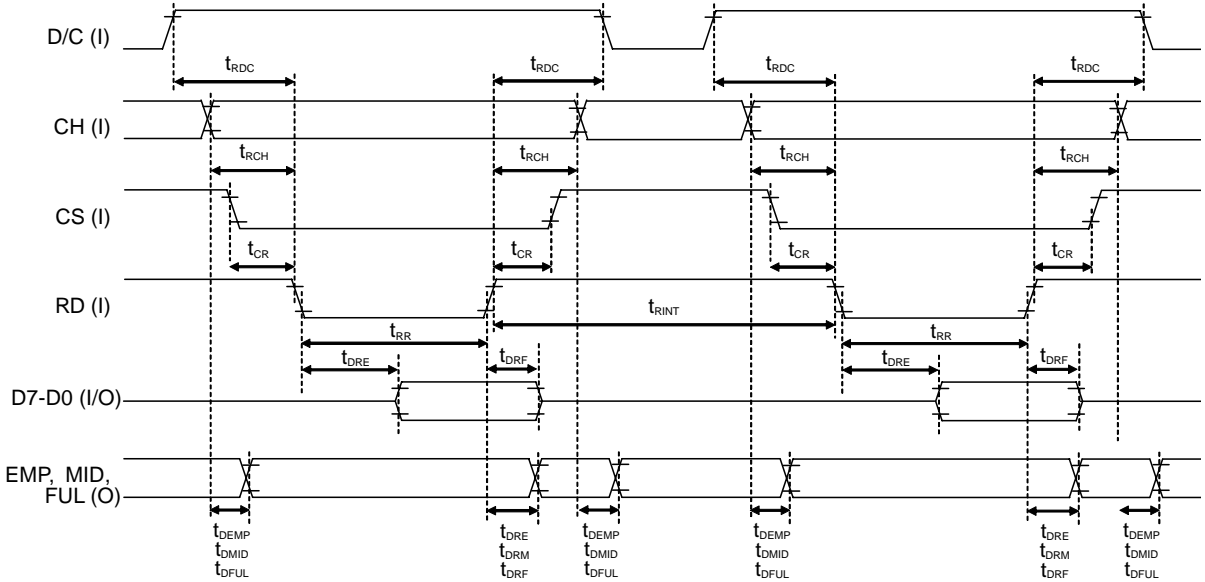


音频接口

1. 写音频数据时序



2. 读音频数据时序



功能描述

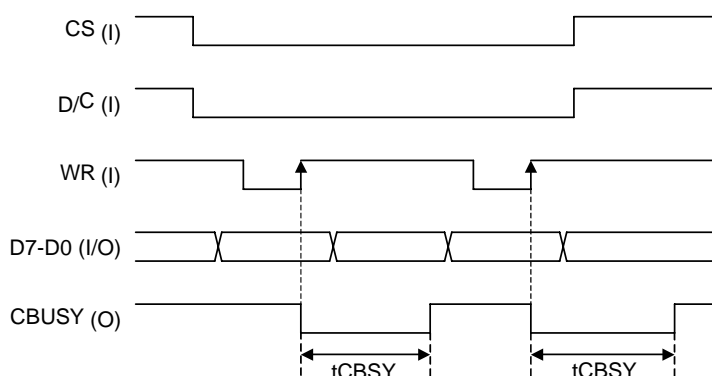
指令接口

1.写指令时序

D/C 脚和 CS 脚输入“L”电平后，在 WR 的上升沿，D7-D0 的指令数据输入到 LSI。同时 CBUSY 脚输出“L”电平。当 CBUSY 脚输出“L”电平时，指令接口停止使用。等到 CBUSY 输出变为“H”时才能输入下一条指令。

写指令数据时序如下：

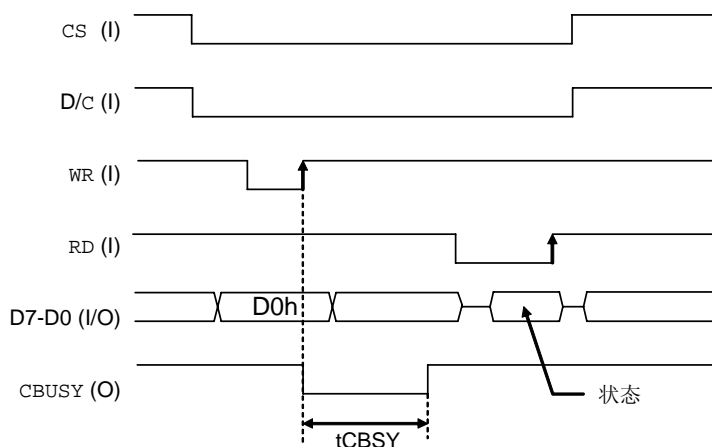
CBUSY 的“L”电平输出时间 t_{CBSY} 随 LSI 的工作状态而变化。



2.读状态时序

输入“L”后，写 RDSTAT 指令 (D0h)。当 CBUSY 到达“H”电平，RD 则设为“L”。完成这些动作后，连接到 D7-D0 的输入脚被设为高阻，在 RD 维持“L”期间状态数据从 D7-D0 输出。当 RD 被设为“H”电平时，D7-D0 变为输入模式，准备接受任意数据输入。

可以用 RDSTAT 指令更新状态数据。请确保读状态时已输入 RDSTAT 指令。



音频接口

音频接口用来在录音和播放时向或从缓冲存储器写入和读出音频数据。

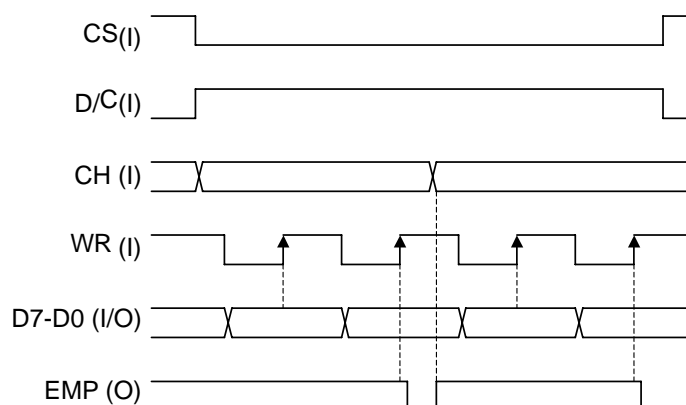
1. 写音频数据时序(播放时)

设置 CS 为“L”，D/C 为“H”，并选择音频接口。完成这些设置后，就可以通过 CH 来选择左通道或右通道。置 CH 为“L”选择缓冲存储器左通道；置 CH 为“H”选择缓冲存储器右通道。

在 WR 的上升沿输入到 D7-D0 的音频数据写入由 CH 选择的缓冲存储器通道。当输入 16 比特音频数据时，数据写入缓冲存储器，因此要确保连续写入两个 8 比特音频数据。有关所写音频数据的数据结构的详细信息，参见“各音频合成模式的数据结构”

开始播放时，当 16 比特音频数据写完后，EMP 输出“L”。CH 选择的缓冲存储器通道的状态输出到存储器状态脚（EMP，MID 和 FUL）。

开始播放时的写音频数据时序如下。以下时序所示是缓冲存储器状态输出设为“H”有效的例子。



要在写播放数据到缓冲存储器之前输入 PLAY 指令。一旦输入了 PLAY 指令，并且写数据到缓冲存储器的准备完成，CBUSY 脚就升到“H”电平。

因此，音频数据就按以上时序写入缓冲存储器。

2. 读音频数据时序(录音时)

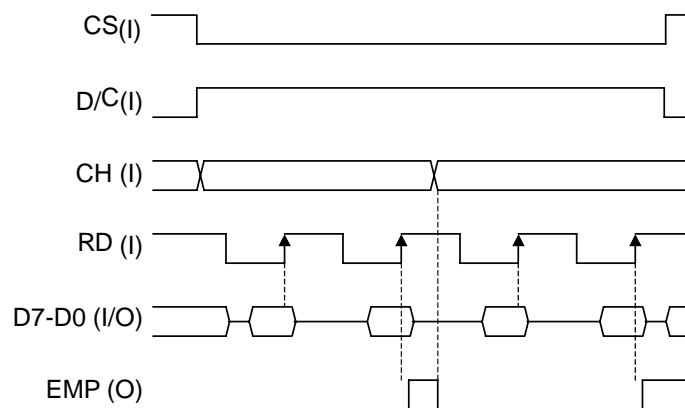
设置 CS 为“L”，D/C 为“H”并选择音频接口。完成这些设置后，用 CH 选择缓冲存储器的左通道或右通道。置 CH 为“L”选择缓冲存储器左通道；置 CH 为“H”选择缓冲存储器右通道。

当 RD 为“L”时，从 CH 选择的缓冲存储器通道读出的音频数据输出到 D7-D0。

读出 16 比特音频数据后，缓冲存储器地址增加。因此要确保连续执行两次 8 比特音频数据读操作。有关音频数据的结构的详细信息参见“各音频合成方法的数据结构”。

如果录音开始后，缓冲存储器的输出状态不再是 EMP，就可以执行读操作。由 CH 选择的缓冲存储器通道的状态输出到缓冲存储器的状态输出脚（EMP，MID 和 FUL）。

缓冲存储器的状态为 EMP 时读音频数据的时序如下。如下所示时序是缓冲存储器状态输出为“H”有效的例子。



3.各音频合成模式时的数据结构

每个音频合成模式录音和播放时缓冲存储器输入输出的音频数据的结构如下表:

1) 2 比特 ADPCM2

D7	D6	D5	D4	D3	D2	D1	D0	
MSB1	LSB1	MSB2	LSB2	MSB3	LSB3	MSB4	LSB4	第一次
MSB5	LSB5	MSB6	LSB6	MSB7	LSB7	MSB8	LSB8	第二次

2) 3 比特 ADPCM2

D7	D6	D5	D4	D3	D2	D1	D0	
0	MSB1	2SB1	LSB1	MSB2	2SB2	LSB2	MSB3	第一次
2SB3	LSB3	MSB4	2SB4	LSB4	MSB5	2SB5	LSB5	第二次

3) 4 比特 ADPCM2

D7	D6	D5	D4	D3	D2	D1	D0	
MSB1	3SB1	2SB1	LSB1	MSB2	3SB2	2SB2	LSB2	第一次
MSB3	3SB3	2SB3	LSB3	MSB4	3SB4	2SB4	LSB4	第二次

4) 5 比特 ADPCM2

D7	D6	D5	D4	D3	D2	D1	D0	
0	MSB1	4SB1	3SB1	2SB1	LSB1	MSB2	4SB2	第一次
3SB2	2SB2	LSB2	MSB3	4SB3	3SB3	2SB3	LSB3	第二次

5) 6 比特 ADPCM2

D7	D6	D5	D4	D3	D2	D1	D0	
0	0	0	0	MSB1	5SB1	4SB1	3SB1	第一次
2SB1	LSB1	MSB2	5SB2	4SB2	3SB2	2SB2	LSB2	第二次

6) 7 比特 ADPCM2

D7	D6	D5	D4	D3	D2	D1	D0	
0	0	MSB1	6SB1	5SB1	4SB1	3SB1	2SB1	第一次
LSB1	MSB2	6SB2	5SB2	4SB2	3SB2	2SB2	LSB2	第二次

7) 8 比特 ADPCM2, 8 比特线性 PCM, 8 比特非线性 PCM, 或 μ 率 PCM

D7	D6	D5	D4	D3	D2	D1	D0	
MSB1	7SB1	6SB1	5SB1	4SB1	3SB1	2SB1	LSB1	第一次
MSB2	7SB2	6SB2	5SB2	4SB2	3SB2	2SB2	LSB2	第二次

8) 16 比特线性 PCM

D7	D6	D5	D4	D3	D2	D1	D0	
MSB1	15SB1	14SB1	13SB1	12SB1	11SB1	10SB1	9SB1	第一次
8SB1	7SB1	6SB1	5SB1	4SB1	3SB1	2SB1	LSB1	第二次

(3) 串行接口和并行接口的共同点

功能描述

源时钟频率和采样频率的关系

用 METHOD 指令的参数 S3-S0 选择采样频率 f_{SAM} 。如下表所示，各采样频率由源时钟频率 f_{OSC} 的表达式决定：

S3	S2	S1	S0	f_{SAM} 和 f_{OSC} 的关系	$f_{\text{OSC}} = 24.576\text{MHz}$ 时的采样频率
0	0	X	X	—	未使用
0	1	0	0	$f_{\text{SAM}} = f_{\text{OSC}} / 6144$	4.0kHz
0	1	0	1	$f_{\text{SAM}} = f_{\text{OSC}} / 3072$	8.0kHz
0	1	1	0	$f_{\text{SAM}} = f_{\text{OSC}} / 1536$	16.0kHz
0	1	1	1	$f_{\text{SAM}} = f_{\text{OSC}} / 768$	32.0kHz
1	0	0	0	$f_{\text{SAM}} = f_{\text{OSC}} / 4096$	6.0kHz
1	0	0	1	$f_{\text{SAM}} = f_{\text{OSC}} / 2048$	12.0kHz
1	0	1	0	$f_{\text{SAM}} = f_{\text{OSC}} / 1024$	24.0kHz
1	0	1	1	—	未使用
1	1	X	X	—	未使用

备注： X 指“任意”。

音频合成模式

该 LSI 支持四种音频合成模式以满足各种音频类型的要求：2 比特/3 比特/4 比特/5 比特/6 比特/7 比特/8 比特 ADPCM2, 8 比特/16 比特线性 PCM, 8 比特非线性 PCM 和 μ 率 PCM。

2 比特/3 比特/4 比特/5 比特/6 比特/7 比特/8 比特 ADPCM2

ADPCM2 模式是可以获得比 ADPCM (Adaptive Differential Pulse Code Modulation) 更好音频质量的合成模式。对每个采样样本该模式自适应地改变量化带宽 Δ ，并将其编码为 2 比特至 8 比特数据。对于人的声音，动物的叫声或自然界的聲音，该模式允许音频数据量的减少。

8 比特/16 比特线性 PCM

对于所述的所有音频模式中，该模式是三种中最好的。它适用于波形有突变和脉冲式波形的声音。

8 比特非线性 PCM

该模式可以以 10 比特线性 PCM 的音频质量播放幅度范围为 $7/16V_{\text{DD}} - 9/16V_{\text{DD}}$ 的音频，用来提高低幅度波形的音频质量。

μ 率 PCM

该模式用于符合 G.711 规范的播放。

采样频率的限制

在 ADPCM2 模式录音和播放时，采样频率设置要低于 16kHz。如果采样频率设为 24kHz，由于数据不能正常处理，会产生噪声。此外，所有的采样频率都可用于所有 PCM 模式。

缓冲存储器构造

有两个缓冲存储器，左通道和右通道各一个。可以用 OPT 指令选择缓冲存储器的容量为 512 比特，256 比特和 128 比特。不过不能把两个通道的缓冲存储器容量设置得不一样。

由于缓冲时间随音频合成模式和采样频率变化，选择缓冲存储器的容量，使之与 CPU 外部控制的负载成比例。缺省值设置为 512 比特。

缓冲存储器容量为 512 比特，采样频率为 16kHz 时，各音频合成模式的缓冲存储器最大缓冲时间如下：

音频合成模式	最大缓冲时间
2 比特 ADPCM2	256 采样样本/16kHz = 16 ms
3 比特 ADPCM2	160 采样样本/16kHz = 10 ms
4 比特 ADPCM2	128 采样样本/16kHz = 8 ms
5/6/7/8 比特 ADPCM2 8 比特线性 PCM 8 比特非线性 PCM 8 比特 μ 率 PCM	64 采样样本/16kHz = 4 ms
16 比特线性 PCM	32 采样样本/16kHz = 2 ms

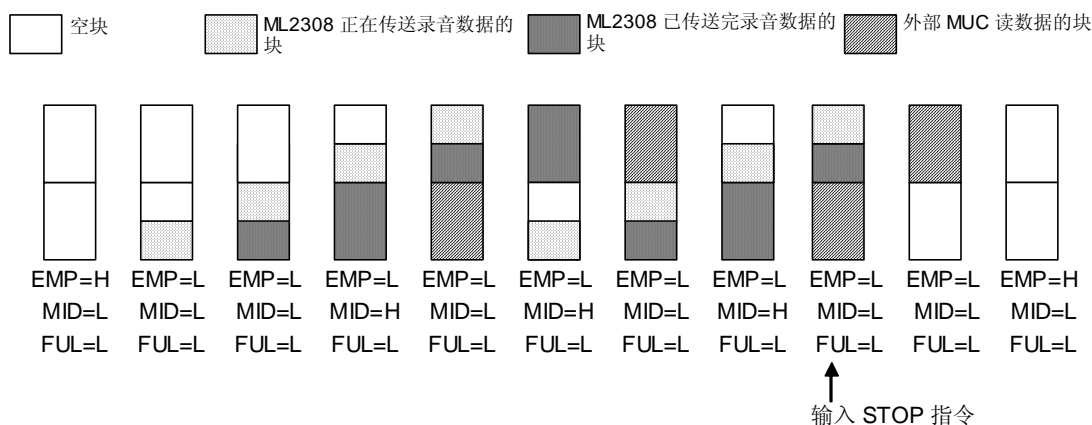
缓冲存储器操作

1. 录音

以下描述基于缓冲存储器容量设为 512 比特（32 字），状态为“H”有效：

- (1) EMP, MID 和 FUL 的缺省值为 EMP=“H”，MID=“L”，FUL=“L”。
- (2) 输入 REC 指令开始录音。
- (3) 当一个字（16 比特）录音数据写入缓冲存储器，EMP 变为“L”。
- (4) 录音数据以字为单位依次传入缓冲存储器。
- (5) 当 16 字录音数据传送入缓冲存储器，MID 变为“H”。
- (6) 通常，当 MID 变为“H”，16 字的录音数据从缓冲存储器中读出并存入外部存储器。完成后，MID 恢复为“L”。
- (7) 当读完 16 字录音数据后，EMP 变为“H”。如果前 16 字数据读完之前新的 16 字录音数据传送入缓冲存储器，EMP 仍为“L”。
- (8) 重复步骤（6）和（7）直到录音停止。可以输入 STOP 指令停止录音。停止后，终止向缓冲存储器传送数据。
- (9) 读缓冲存储器中的所有数据。当缓冲存储器为空时，EMP 变为“H”。如果不需要停止录音后缓冲存储器中的数据，就不必读出缓冲存储器中数据。当输入下一个录音或播放指令时，缓冲存储器中数据自动清空。

录音时的缓冲存储器状态



对应于缓冲存储器的各个状态脚输出时缓冲存储器的状态如下：

[EMP = “H”, MID = “L”, FUL = “L”]

该状态是缓冲存储器中没有任何数据。是开始录音或所有录音数据被读出后的状态。

[EMP = “L”, MID = “L”, FUL = “L”]

该状态是缓冲存储器中有至少 1 个字，但少于 32 个字的录音数据没有读出，存于存储器中。

[EMP = “L”, MID = “H”, FUL = “L”]

该状态是缓冲存储器中有至少 32 个字，但少于 64 个字的录音数据没有读出，存于存储器中。

[EMP = “L”, MID = “H”, FUL = “H”]

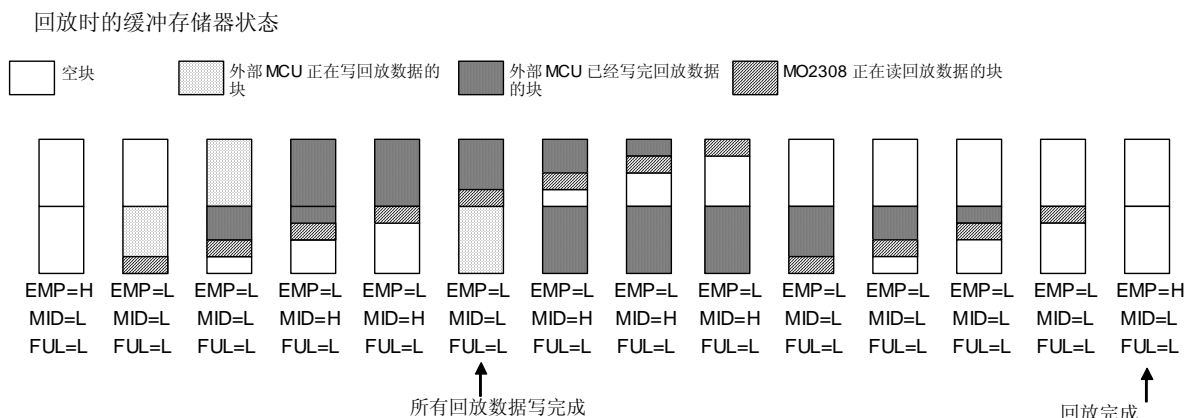
该状态是缓冲存储器中有 64 个字的录音数据没有读出。该状态下，必须先读出录音数据，然后才能传送下一个字的录音数据到缓冲存储器。如果传送下一个数据之前不能先读数据，播放时该数据就不能正常播放。这种情况下，数据传送错误标志置位，可以用 RDSTAT 指令读取该错误标志。

2. 播放

以下描述是基于设定缓冲存储器的容量是 512 比特（32 字），缓冲存储器的状态“H”有效。

- (1) EMP, MID 和 FUL 的缺省设置是 EMP=“H”, MID=“L”, FUL=“L”。
- (2) 输入 PLAY 指令，写缓冲存储器使能。
- (3) 当一个字（16 比特）播放数据写入缓冲存储器，EMP 变为“L”，播放开始。
- (4) 一般来说，16 比特播放数据连续写入缓冲存储器。
- (5) 上一步完成后，如果 MID 是“L”，下一 16 字数据连续写入缓冲存储器。
- (6) 然后，MID 变为“H”。
- (7) 此后，重复步骤（5）和（6）直到没有播放数据。当所有数据写完，不再向缓冲存储器写数据，缓冲存储器的播放数据播放完毕，EMP 变为“H”。这时，ML2308 自动结束播放。
- (8) 使用 STOP 指令可以在播放完成之前停止播放操作。当输入 STOP 指令，ML2308 停止播放，缓冲存储器中的所有数据被清空，EMP 变为“H”。

此外，如果 EMP 变为“H”之后一个采样周期内下一个数据没有写入缓冲存储器，播放操作自动停止。



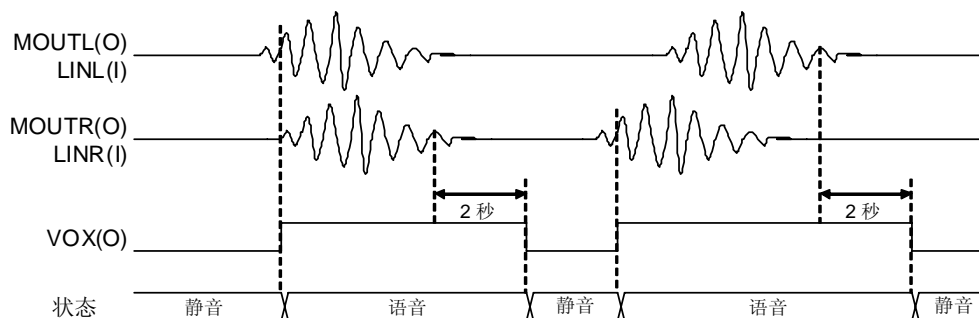
声音电平检测部件

该部件检测录音时输入音频信号电平以判决是发声或静音。当检测到声音时，向 VOX 脚和 VOX 位输出“H”。当检测到静音时，向 VOX 脚和 VOX 位输出“L”。根据 VOX 输出暂停和重新录音，录音中不必要的静音部分可以消除。

声音或静音检测是由录音通道输入信号电平决定。当使用两个通道录音，如立体声录音，如果在任一通道检测到声音，VOX 输出“H”。如果两个通道都是静音，VOX 输出“L”。

静音判决时间可以从以下四种设置中选择：0.5 秒，1 秒，1.5 秒，或 2 秒。如果在设置时长内连续静音，VOX 输出“L”。

下图是使用两个通道录音时的 VOX 输出波形。图中，静音判决时间是 2 秒。



可以从以下三个选项中选择声音/静音检测电平。

$$\text{声音/静音检测电平} = -15 \text{ dB} / -35 \text{ dB} / -45 \text{ dB}$$

(电源电压 AVDD X 0.6 = 0 dB)

非录音状态时，VOX 输出“L”。

静音判决时间值是针对源时钟频率为 24.576MHz 时的值。

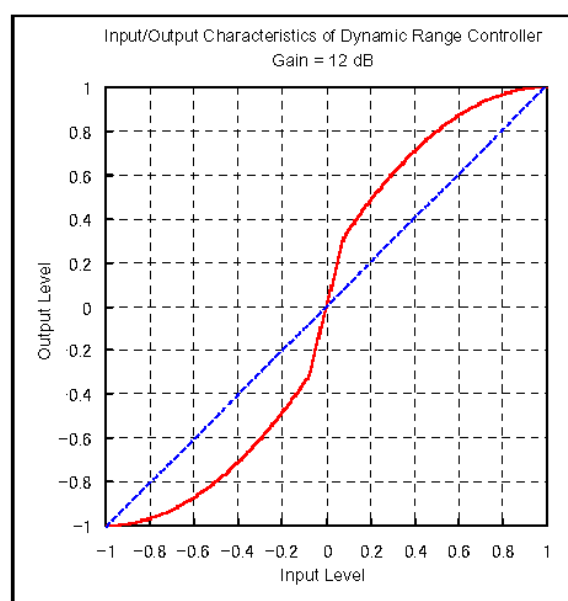
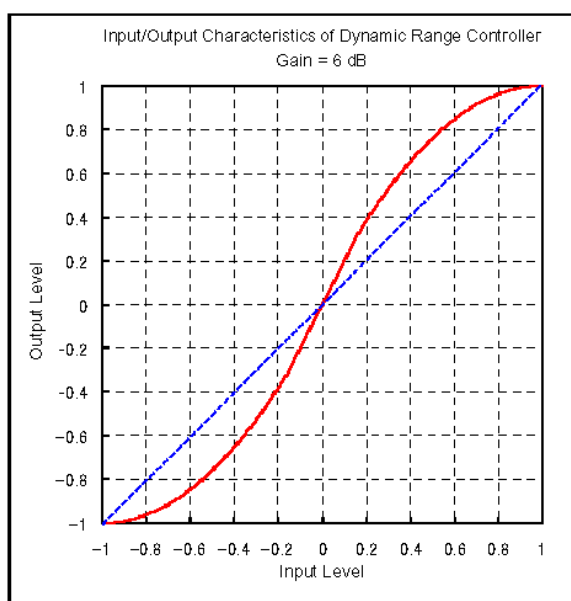
自动录音电平调整功能（DRC 动态范围控制器）

ML2308 有录音电平自动调整功能。该功能由动态范围控制器实现。

动态范围控制器操作概述如下。

用 DRC 指令设置动态范围控制器的放大系数(提升量)为 0dB 到 18dB 之间。当放大系数设置为 6dB 和 12dB 时动态范围控制器的输入输出特性如下。

下图中横轴代表录音输入信号电平，纵轴代表动态范围控制器调整后的录音信号。



指令功能

指令表

指令名	D7	D6	D5	D4	D3	D2	D1	D0	功能
NOOP	0	0	0	0	0	0	0	0	无功能
PDWN	0	0	0	1	0	0	0	1	待机指令
REC	0	0	1	0	0	0	R	L	开始录音
PLAY	0	0	1	1	0	0	R	L	开始播放
STOP	0	1	0	0	0	0	R	L	停止录音/播放
PAUSE	0	1	0	1	0	CL	R	L	暂停录音/播放
BPLAY	0	1	1	0	0	0	R	L	块播放开始
	0	0	0	0	0	B2	B1	B0	
NOOP	0	1	1	1	0	0	0	0	无功能
METHOD	1	0	0	0	0	0	R	L	设置音频合成模式，采样频率
	P3	P2	P1	P0	S3	S2	S1	S0	
VOL	1	0	0	1	0	0	R	L	设置音量
	V7	V6	V5	V4	V3	V2	V1	V0	
PAN	1	0	1	0	0	0	R	L	声象移位设置
	R3	R2	R1	R0	L3	L2	L1	L0	
DRC	1	0	1	1	0	0	0	0	自动电平控制设置
	0	0	0	DR4	DR3	DR2	DR1	DR0	
ATLT	1	1	0	0	0	0	0	0	ADC 起动时间/恢复时间设置
	LT3	LT2	LT1	LT0	AT3	AT2	AT1	AT0	
RDSTAT	1	1	0	1	0	0	0	0	读状态
OPT	1	1	1	0	0	0	0	0	缓冲存储器容量/引脚状态/立体声/ 缓冲存储器串行接口设置
	0	0	0	ADT	AI	M1	M0	A	
MTSPD	1	1	1	0	1	0	MS1	MS0	改变音量时的过渡时间设置
OPTANA	1	1	1	1	0	0	0	0	模拟选项设置
	OP7	OP6	OP5	OP4	OP3	OP2	OP1	OP0	

指令功能描述

1. NOOP 指令

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	0	0	0

和

D7	D6	D5	D4	D3	D2	D1	D0
0	1	1	1	0	0	0	0

NOOP 指令未分配功能，因此该指令不改变 LSI 的工作状态。

2. PDWN 指令

D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	1	0	0	0	1

PDWN 指令控制 LSI 关机。

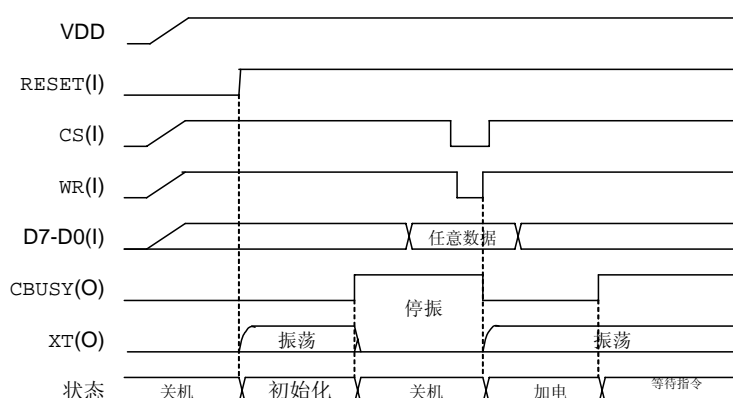
在关机状态，所有电路包括振荡器停止工作。因为录音和播放的各初始设置都被保持，所以没有必要在加电后初始化。

输入任意指令实现加电。输入后，输入指令作为加电指令执行，不会执行该指令数据所对应的指令。加电和关机时的各引脚状态如下。此处未描述的引脚在加电和待机时不会变化。

引脚名	待机时	加电时
XT	反相 XT 输入	振荡输出
MINLM MINRM	GND 电平 I	话筒放大器反相输入
MOUTL MOUTR	高阻	话筒放大器输出
SG	GND 电平	1/2 VDD
OUTL OUTR	高阻	PWM 输出

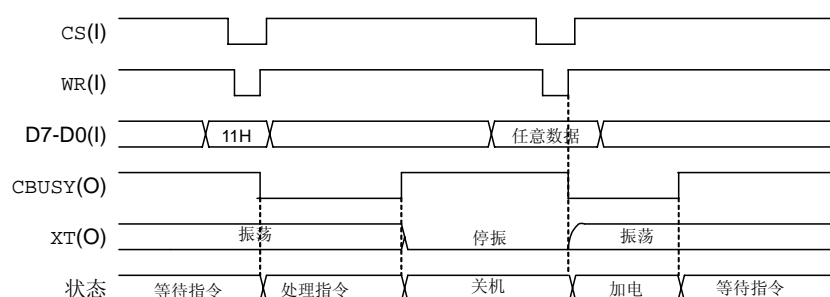
并行接口加电和关机的时序如下：

2.1 打开电源并输入复位信号时的加电时序图



当打开电源并且复位信号复位，振荡器开始工作，LSI 内部初始化。初始化期间，CBUSY 输出“L”。初始化完成后，CBUSY 输出“H”，自动进入待机状态。输入任意指令可以实现加电。加电操作时，CBUSY 输出“L”，当加电操作完成，CBUSY 输出“H”。此后，执行录音和播放的各种初始设置。

2.2 关机到加电的时序图



输入关机指令后，当过了指令处理周期，LSI 转入关机状态。在关机状态，振荡器和所有模拟电路停止工作，所有的模拟输出为 GND 电平或高阻。

输入任意数据，重新加电。CBUSY 变为“L”。等到 CBUSY 变为“H”再录音和播放。因为初始设置被保持，所以加电后不必初始化。

3. REC 指令

D7	D6	D5	D4	D3	D2	D1	D0
0	0	1	0	0	0	R	L

REC 指令以特定通道开始录音。

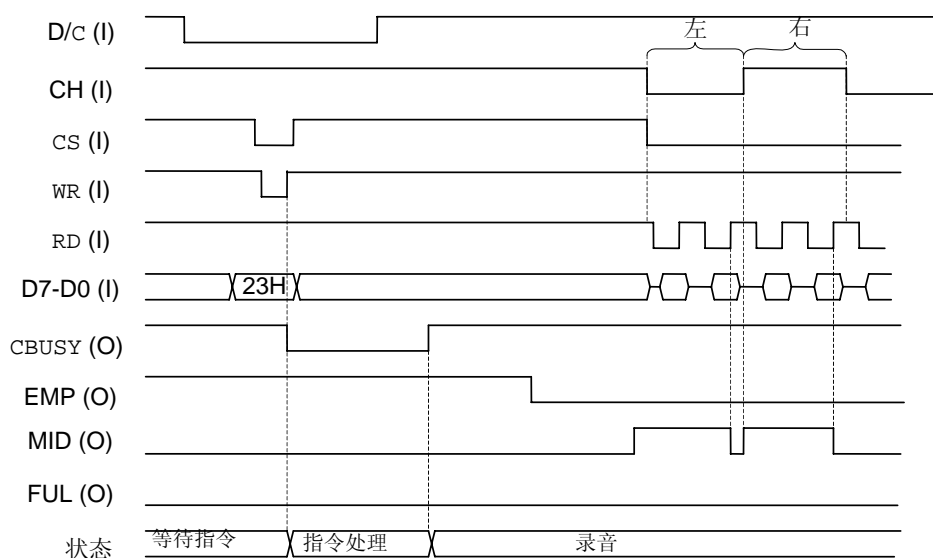
左通道录音输入信号是输入信号 LINL 或包括 MINLM, MINLP 和 MOUTL 脚的话筒放大器的输出信号。
右通道录音输入信号是输入信号 LINR 或包括 MINRM, MINRP 和 MOUTR 脚的话筒放大器的输出信号。

用 R 和 L 位选择录音通道。设置如下。

R	L	录音通道
0	1	L 通道
1	0	R 通道
1	1	L 和 R 通道

要停止录音，输入 STOP 命令。

下图所示是用并行接口立体声录音输入 REC 指令的时序图。



输入 REC 指令后，CBUSY 脚变为“L”，处理 REC 指令。一旦 REC 指令处理完成，CBUSY 变为“H”。此后，一旦录音数据写入各通道缓冲存储器，EMP 输出“L”。然后当录音数据存储到缓冲存储器容量的一半时，MID 输出变为“H”。

一般地，当 MID 变为“H”时开始读出录音数据。

立体声录音时，录音数据首先存入缓冲存储器的左通道，然后存入右通道。因此，缓冲存储器左通道的状态首先改变。

4. PLAY 指令

D7	D6	D5	D4	D3	D2	D1	D0
0	0	1	1	0	0	R	L

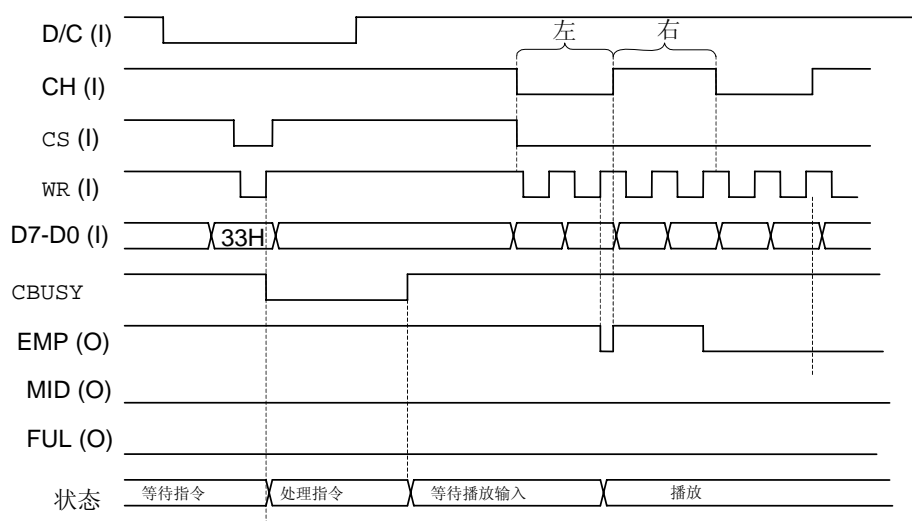
PLAY 指令开始播放指定通道数据。用 R 和 L 位选择播放通道。

设置如下。

R	L	播放通道
0	1	L 通道
1	0	R 通道
1	1	L 和 R 通道

要停止播放，输入 STOP 指令。

下图所示是并行接口立体声录音输入 PLAY 指令的时序图。



输入 PLAY 指令后，CBUSY 变为“L”，处理 PLAY 指令。PLAY 指令处理完毕后，CBUSY 变为“H”。此后，播放数据写入缓冲存储器各通道。当一个字或多个字的播放数据写入缓冲存储器，EMP 输出变为“L”。开始播放后，在一个采样周期内把连续的播放数据写入缓冲存储器。如果下一个播放数据没有在一个采样周期内写入缓冲存储器，ML2308 会认为播放结束，播放操作将被终止。

通常，监控 MID 脚，当 MID 变为“L”，余下数据会交替地一半送到左通道，另一半送到右通道。对于立体声播放，首先是缓冲存储器左通道播放数据的播放处理，然后是右通道的播放。因此，缓冲存储器左通道的状态先改变。

传送播放数据到缓冲存储器完成后，当 ML2308 读完送入缓存的所有数据，EMP 输出“H”，播放自动完成。

播放完成后，如果要立即输入录音和播放指令，需用 RDSTAT 指令确认状态信号的 PLYL 和 PLYR 位是“0” (状态信号的 PLYL 和 PLYR 位表示各通道的播放状态。)，然后再输入录音和播放指令。当 PLYL 和 PLYR 状态位是“H”，即使输入录音和播放指令，该指令也会被忽略。EMP 变为“H”后，需要时间以完成播放处理。

5. STOP 指令

D7	D6	D5	D4	D3	D2	D1	D0
0	1	0	0	0	0	R	L

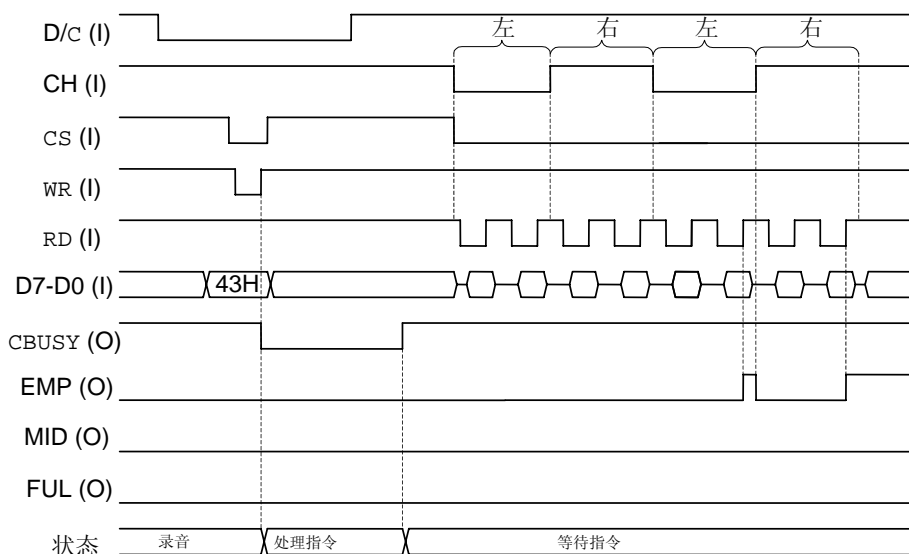
STOP 指令停止指定通道的录音和播放。

用 R 和 L 选择要停止录音或播放的通道。设置如下：

R	L	停止录音或播放的通道
0	1	L 通道
1	0	R 通道
1	1	L 和 R 通道

在暂停时输入 STOP 指令也会停止录音/播放操作。

并行接口立体声录音在输入 STOP 指令的一个时序图如下：

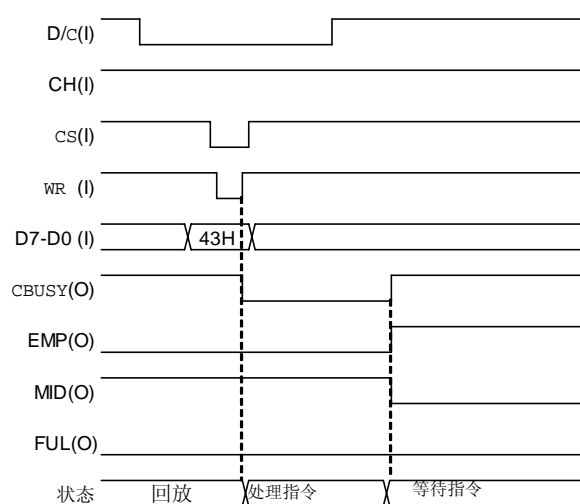


当输入 STOP 指令，CBUSY 变为“L”进行停止录音处理。这时，停止向缓冲存储器存入数据。STOP 指令完成后，CBUSY 变为“H”。

一般来说，读取各通道缓冲存储器中的剩余数据会继续进行直到缓冲存储器的状态变为 EMP。

如果缓冲存储器中的录音数据不是必需的，就不必读缓存。然后，当输入 REC 或 PLAY 之类开始录音或播放的指令时，缓冲存储器被清空。

并行接口立体声播放输入 STOP 时的一个时序图如下：



当输入 STOP 指令，CBUSY 变为“L”，进行停止播放处理。这时，停止从缓冲存储器读播放数据。停止播放处理完成后，CBUSY 变为“H”。这时缓冲存储器被清空，缓冲存储器状态都变为 EMP 状态。

停止播放后要进行一次播放，两次播放之间的时间间隔应设为 40 个采样周期或更长，以等待数字滤波器的稳定。播放停止后，数字滤波器最多要 40 个采样周期变为 MUTE 电平。

6. PAUSE 指令

D7	D6	D5	D4	D3	D2	D1	D0
0	1	0	1	0	CL	R	L

PAUSE 指令在某通道录音或播放时暂停或结束暂停。

R 和 L 位选择暂停或结束暂停的通道。CL 位选择暂停或结束暂停。

设置如下：

R	L	录音/播放时暂停或结束暂停的通道
0	1	L 通道
1	0	R 通道
1	1	L 和 R 通道

CL	描述
0	暂停
1	结束暂停

当 PAUSE 指令暂停录音或播放，PAUSE 状态变为“H”。当结束暂停，继续录音或播放，PAUSE 状态变为“L”。

输入 RDSTAT 指令后读出 PAUSE 状态。

7. BPLAY 指令

D7	D6	D5	D4	D3	D2	D1	D0	
0	1	1	0	0	0	R	L	第一字节
0	0	0	0	0	B2	B1	B0	第二字节

BPLAY 指令在指定通道开始块播放。

块播放是执行链接进程以实现播放数据块不邻接部分的平滑连接的播放模式。这种模式用来在播放时实现快进播放和倒带播放。链接进程在各块开始的 32 个音频数据样本上执行。

R 和 L 位选择通道。

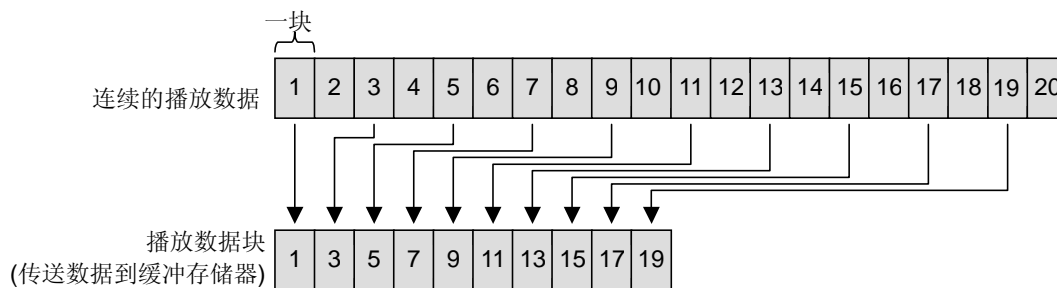
B2-B0 选择音频数据块大小。

各位设置如下。

R	L	快进播放通道
0	1	L 通道
1	0	R 通道
1	1	L 和 R 通道

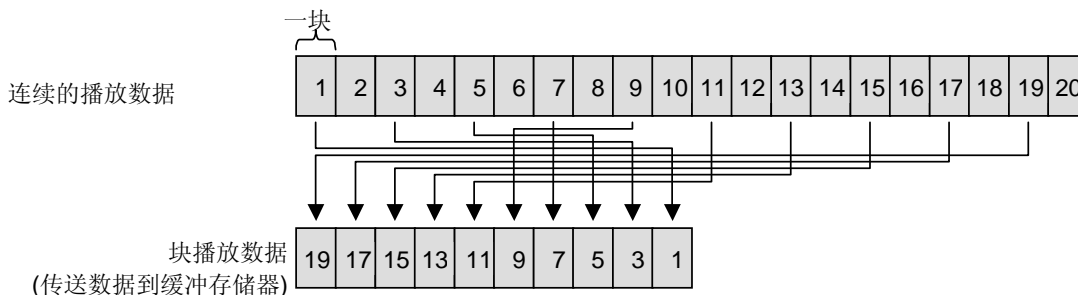
B2	B1	B0	块大小
0	0	0	512 字节
0	0	1	1024 字节
0	1	0	2048 字节
0	1	1	4096 字节
1	0	0	8192 字节
1	0	1	16384 字节
1	1	0	未使用(16384 字节)
1	1	1	未使用(16384 字节)

在快进播放时向缓冲存储器传送数据方法如下：



上图是对每一个数据块播放和缩减的例子。如上所示，把以块为单位的连续数据缩减后送入缓冲存储器，就可以实现双倍速快进。双倍速率通过改变块大小，缩减数据块的数目和播放数据块的数目来调节。

当倒带播放时，传送播放数据到缓冲存储器的方法如下：

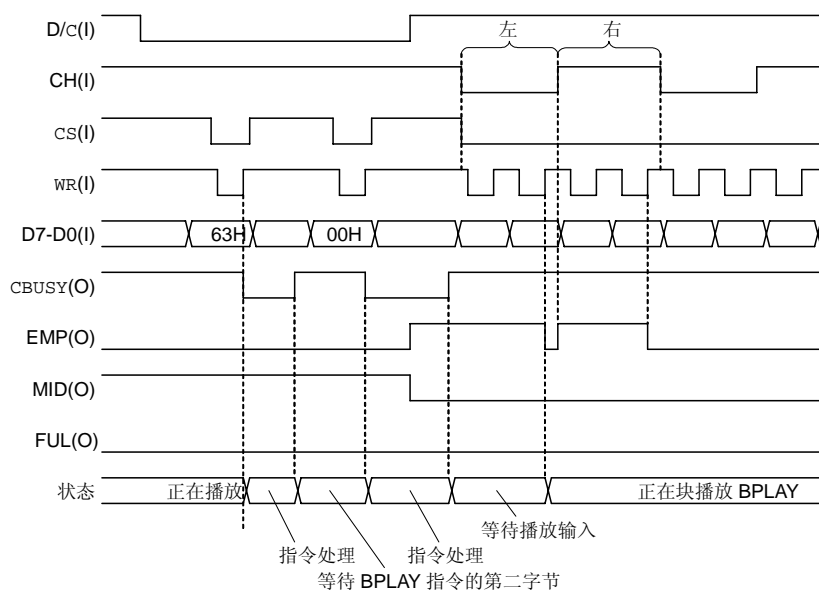


上图是对每一个数据块播放和缩减的例子。如上所示，把以块为单位的连续数据缩减后反方向送入缓冲存储器，就可以实现双倍速倒带。双倍速率通过改变块大小，缩减数据块的数目和播放数据块的数目来调节。

当进行块播放时输入 PLAY 指令，将继续执行普通播放，没有块链接操作。

当执行普通 PLAY 播放时输入 BPLAY 指令，在输入 BPLAY 指令时缓冲存储器首先被清空，缓冲存储器为 EMP 状态。此后，在传送入缓冲存储器的播放数据上建立块链接。

下图所示是执行 PLAY 指令播放时输入 BPLAY 指令时的时序图。



8. METHOD 指令

D7	D6	D5	D4	D3	D2	D1	D0	
1	0	0	0	0	0	R	L	第一字节
P3	P2	P1	P0	S3	S2	S1	S0	第二字节

METHOD 指令设置指定通道的音频合成模式和采样频率。录音/播放之前设置。左右通道的缺省设置是μ率 PCM 和 4.0kHz，除非改变设置，否则保持缺省设置。

用 R 和 L 位选择通道。

用 P3-P0 选择音频合成模式。

用 S3-S0 选择采样频率。

设置如下。

R	L	指定通道
0	1	L 通道
1	0	R 通道
1	1	L 和 R 通道

P3	P2	P1	P0	音频合成模式
0	0	0	0	μ率 PCM (缺省)
0	0	0	1	8 比特线形 PCM
0	0	1	0	8 比特非线性 PCM
0	0	1	1	16 比特线形 PCM
0	1	0	0	2 比特 ADPCM2
0	1	0	1	3 比特 ADPCM2
0	1	1	0	4 比特 ADPCM2
0	1	1	1	5 比特 ADPCM2
1	0	0	0	6 比特 ADPCM2
1	0	0	1	7 比特 ADPCM2
1	0	1	0	8 比特 ADPCM2
1	0	1	1	未使用
1	1	X	X	未使用

S3	S2	S1	S0	采样频率 (f _{osc} =24.576MHz)
0	0	X	X	未使用
0	1	0	0	4.0 kHz(缺省)
0	1	0	1	8.0 kHz
0	1	1	0	16.0 kHz
0	1	1	1	32.0 kHz
1	0	0	0	6.0 kHz
1	0	0	1	12.0 kHz
1	0	1	0	24.0 kHz
1	0	1	1	未使用
1	1	X	X	未使用

备注：x：任意值

上表中，请勿使用“未使用”值，否则会出现不正常。

9. VOL 指令

D7	D6	D5	D4	D3	D2	D1	D0	
1	0	0	1	0	0	R	L	第一字节
V7	V6	V5	V4	V3	V2	V1	V0	第二字节

VOL 指令设置指定通道的播放音量。可以在播放期间或播放之前设置音量。两个通道的缺省设置是 0dB。除非改变设置，否则保持缺省设置。

用 R 和 L 位选择通道。

V7-V0 选择音量。

位设置如下。

R	L	音量设置通道
0	1	L 通道
1	0	R 通道
1	1	L 和 R 通道

播放音量

V7-V0 (HEX)	音量
00	0 dB (缺省)
01	-0.07 dB
02	-0.1 dB
:	
:	
:	
FD	-42.14 dB
FE	-48.16 dB
FF	OFF

播放音量由以下公式计算而得。

请注意：不包括设置值 00h。

$$\text{播放音量}[\text{dB}] = 20 \times \log_{10}\left\{\frac{255 - \text{设置值(十进制)}}{256}\right\}$$

10. PAN 指令

D7	D6	D5	D4	D3	D2	D1	D0	
1	0	1	0	0	0	R	L	第一字节
R3	R2	R1	R0	L3	L2	L1	L0	第二字节

PAN 指令设置左/右播放音量。可以在播放期间或之前设置音量。通道 1 和 2 的缺省值是 0dB。两通道的初始值设置为 0dB。改变设置之前该值保持。

R 和 L 位选择通道。

L3-L0 选择左通道音量。

R3-R0 选择右通道音量。

位设置如下。

R	L	PAN 设置通道
0	1	L 通道
1	0	R 通道
1	1	L 和 R 通道

L3-L0 R3-R0 (HEX)	音量	L3-L0 R3-R0 (HEX)	音量
0H	0 dB (缺省)	8H	-7.18 dB
1H	-1.16 dB	9H	-8.52 dB
2H	-1.8 dB	AH	-10.1 dB
3H	-2.5 dB	BH	-12.04 dB
4H	-3.25 dB	CH	-14.54 dB
5H	-3.76 dB	DH	-18.06 dB
6H	-5 dB	EH	-24.08 dB
7H	-6.02 dB	FH	OFF

立体声播放时设置如下：

通道 1： L3 to L0 = 0 dB, R3 to R0 = OFF

通道 2： L3 to L0 = OFF, R3 to R0 = 0 dB

下列设置实现在单通道播放时两个通道的混合输出：

通道 1： L3-L0 = -6.02dB, R3-R0 = OFF

通道 2： L3-L0 = -6.02dB, R3-R0 = OFF

11. DRC 指令

D7	D6	D5	D4	D3	D2	D1	D0	
1	0	1	1	0	0	0	0	第一字节
0	0	0	DR4	DR3	DR2	DR1	DR0	第二字节

DRC 指令设置自动录音电平调节电路（动态范围控制器）的放大系数(提升量)。
各位设置如下：

DR4	DR3	DR2	DR1	DR0	放大系数(提升量)
0	0	0	0	0	0 dB (缺省)
0	0	0	0	1	1 dB
0	0	0	1	0	2 dB
0	0	0	1	1	3 dB
0	0	1	0	0	4 dB
0	0	1	0	1	5 dB
0	0	1	1	0	6 dB
0	0	1	1	1	7 dB
0	1	0	0	0	8 dB
0	1	0	0	1	9 dB
0	1	0	1	0	10 dB
0	1	0	1	1	11 dB
0	1	1	0	0	12 dB
0	1	1	0	1	13 dB
0	1	1	1	0	14 dB
0	1	1	1	1	15 dB
1	0	0	0	0	16 dB
1	0	0	0	1	17 dB
1	0	0	1	0	18 dB

12. ATLT 指令

D7	D6	D5	D4	D3	D2	D1	D0	
1	1	0	0	0	0	0	0	第一字节
LT3	LT2	LT1	LT0	AT3	AT2	AT1	AT0	第二字节

ATLT 指令设置自动录音电平调整电路（动态范围控制器）的起动时间和恢复时间。

AT3-AT0 位设置起动时间。

LT3-LT0 位设置恢复时间。

各位设置如下：

AT3	AT2	AT1	AT0	起动时间 (ms)
0	0	0	0	0 (缺省)
0	0	0	1	4
0	0	1	0	8
0	0	1	1	16
0	1	0	0	32
0	1	0	1	64

LT3	LT2	LT1	LT0	恢复时间(ms)
0	0	0	0	0 (缺省)
0	0	0	1	64
0	0	1	0	128
0	0	1	1	256
0	1	0	0	512
0	1	0	1	1024
0	1	1	0	2024

13. RDSTAT 指令

D7	D6	D5	D4	D3	D2	D1	D0	
1	1	0	1	0	0	0	0	第一字节

RDSTAT 指令读相应的状态信号以显示 LSI 的工作状态。通过输入 RDSTAT 指令可以把最近状态信号存入 LSI 的缓存。如果不输入 RDSTAT 指令就读状态，将读出上一次输入 RDSTAT 指令时的状态信号。

位设置如下。

输出位	状态信号	功能
O0(LSB)	RECL	“1”表示左通道处于录音状态。
O1	RECR	“1”表示右通道处于录音状态。
O2	PLYL	“1”表示左通道处于播放状态。
O3	PLYR	“1”表示右通道处于播放状态。
O4	PAUSEL	“1”表示左通道处于暂停状态。
O5	PAUSER	“1”表示右通道处于暂停状态。
O6	VOX	输出与 VOX 脚相同的信号。“0”表示无声音，“1”表示有声音。
O7(MSB)	ERR	错误标志，当录音期间缓冲存储器是 FUL 状态仍试图存入数据时，错误标志置“1”。

14. OPT 指令

D7	D6	D5	D4	D3	D2	D1	D0	
1	1	1	0	0	0	0	0	第一字节
0	0	0	ADT	AI	M1	M0	A	第二字节

OPT 指令设置缓冲存储器容量，串行接口的音频接口格式和缓冲存储器输出状态的有效状态。

ADT 位选择是否有 ADPCM 中间数据。

AI 选择串行接口的音频接口格式。

M1 和 M0 设置缓冲存储器的容量。

A 位设置 EMP, MID, FUL 输出的有效条件。

位设置如下。

ADT	ADPCM 中间数据输出
0	无中间数据输出(缺省)
1	中间数据输出

AI	音频接口格式
0	I ² S 格式(缺省)
1	前置 MSB

M1	M0	缓冲存储器容量
0	0	512 比特(缺省)
0	1	256 比特
1	0	128 比特

A	缓冲存储器状态脚有效设置
0	EMP, MID 和 FUL 输出“H”有效(缺省) “H”电平表示 EMP, MID 和 FUL 状态
1	EMP, MID 和 FUL 输出“L”有效 “L”电平表示 EMP, MID 和 FUL 状态

15. MTSPD 指令

D7	D6	D5	D4	D3	D2	D1	D0
1	1	1	0	1	0	MS1	MS0

在 VOL 和 PAN 指令改变音量的时候，MTSPD 设置音量改变时间。

用 MS1 和 MS0 位设置音量改变时间。

设置内容如下，用采样周期数表示音量增加一阶所需的时间。

MS1	MS0	音量改变时间
0	0	128 采样周期(缺省)
0	1	32 采样周期
1	0	8 采样周期
1	1	1 采样周期

用 VOL 指令设置音量从 0dB（设置值=00h）变为-0.10dB（设置值=02h）时，在经过选定的采样周期后音量变为-0.07dB，再经过选定的采样周期后音量变为-0.10dB。

和 VOL 指令一样，PAN 指令的音量改变最大为 256 阶。PAN 指令以 256 阶表示音量设置范围时的音量设置数据如下表。

PAN 指令 音量设置	256 阶表示 音量设置	PAN 指令 音量设置	256 阶表示 音量设置
0h	00h	8h	8Fh
1h	1Fh	9h	9Fh
2h	2Fh	Ah	AFh
3h	3Fh	Bh	BFh
4h	4Fh	Ch	CFh
5h	5Fh	Dh	DFh
6h	6Fh	Eh	EFh
7h	7Fh	Fh	FFh

当用 PAN 指令把音量从 0dB(设置值=0h)改变为-1.16dB(设置值=1h)，由于音量设置值的 256 阶表示为 1Fh，每次音量增加一阶，到音量变为-1.16dB，需要 31 阶。

16. OPTANA 指令

D7	D6	D5	D4	D3	D2	D1	D0	
1	1	1	1	0	0	0	0	第一字节
OP7	OP6	OP5	OP4	OP3	OP2	OP1	OP0	第二字节

OPTANA 指令设置录音输入，音频电平检测和播放输出。

用 OP0 位选择录音输入。

用 OP2 和 OP1 位设置音频电平检测。

用 OP4 和 OP3 设置音频电平检测静音判决时间。

用 OP5 位选择在录音输入中插入 HPF。

用 OP6 位选择播放 BTL 输出。

用 OP7 位设置播放输出 MUTE。

各位设置如下。

OP0	录音输入设置
0	线路输入(缺省)
1	话筒输入

备注：选择线路输入时，话筒放大器处于待机状态。

OP2	OP1	音频电平检测设置
0	0	无音频电平检测(缺省)
0	1	-15 dB
1	0	-35 dB
1	1	-45 dB

备注：音频检测电平假设信号幅度 AVDD X 0.6 是 0 dB。

OP4	OP3	静音判决时间设置
0	0	0.5 秒(缺省)
0	1	1 秒
1	0	1.5 秒
1	1	2 秒

备注：该设置仅当音频检测功能开时有效。

OP5	录音信号的 HPF 设置
0	HPF 使能(缺省)
1	HPF 关闭

备注：HPF 使能时，录音输入信号的 DC 元件去除。

OP6	播放输出的 BTL 输出设置
0	单端输出(缺省)
1	BTL 输出

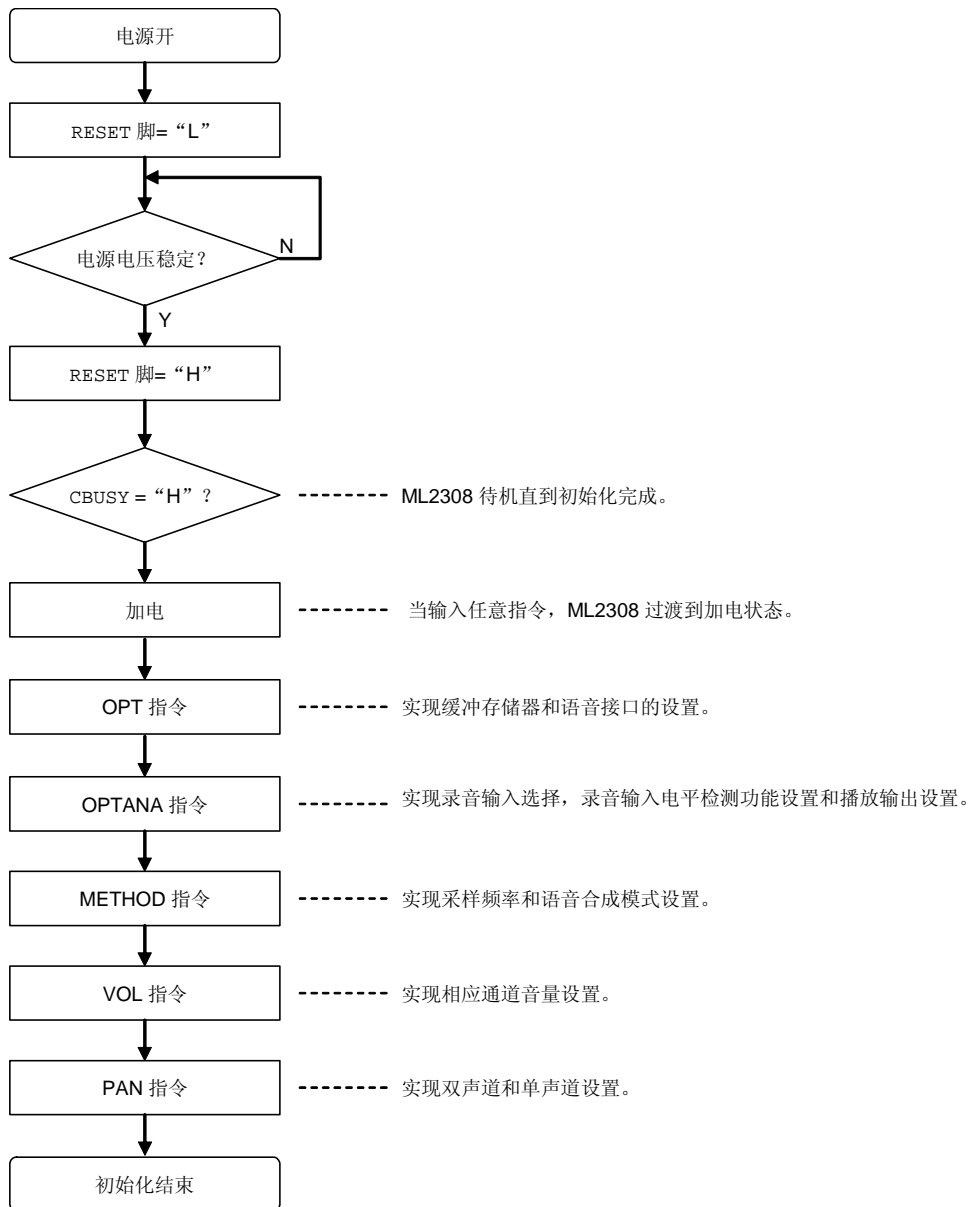
备注：在 BTL 输出时，左通道单声道播放。

OP7	播放输出的 MUTE 设置
0	OFF (缺省)
1	ON

流程图

初始设置

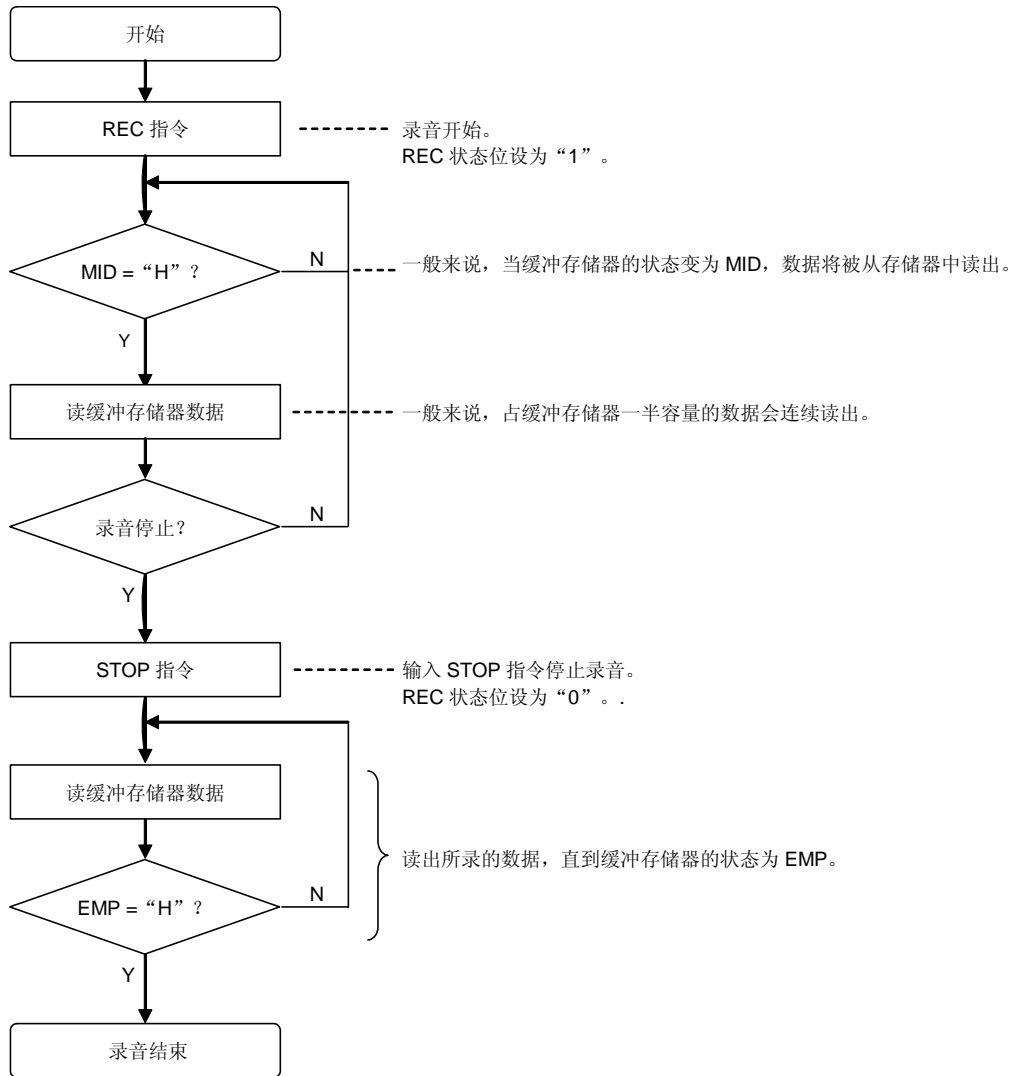
ML2308 的初始设置流程图如下：



备注：输入各指令后，要等待一段时间，直到 CBUSY 脚变为“H”电平。

录音

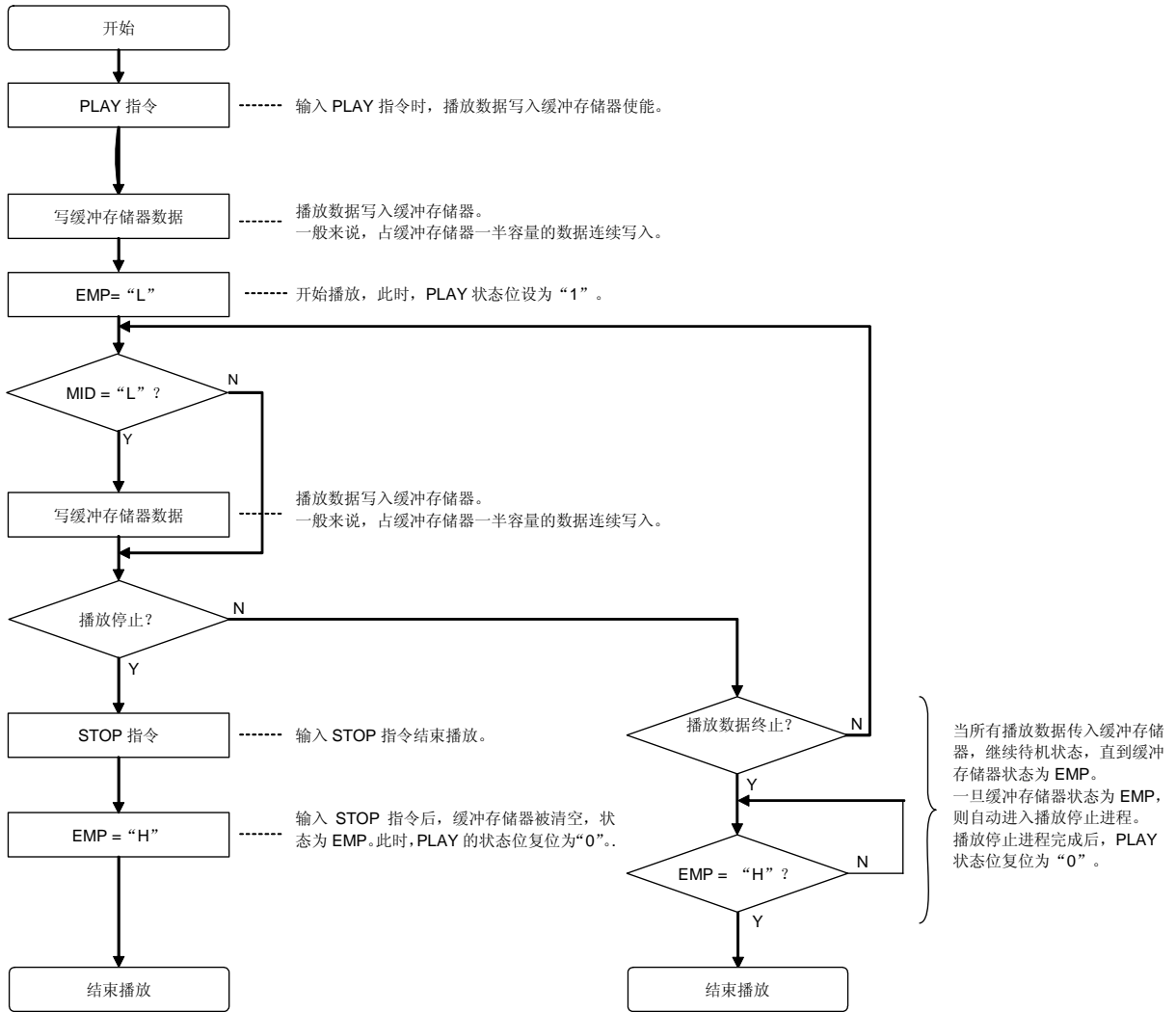
单通道录音流程图如下：



备注：输入各指令后，要等待一段时间，直到 CBUSY 脚变为“H”电平。

播放

用单通道播放的流程图如下：



备注：

输入各指令后，要等待一段时间，直到 CBUSY 脚变为“H”电平。

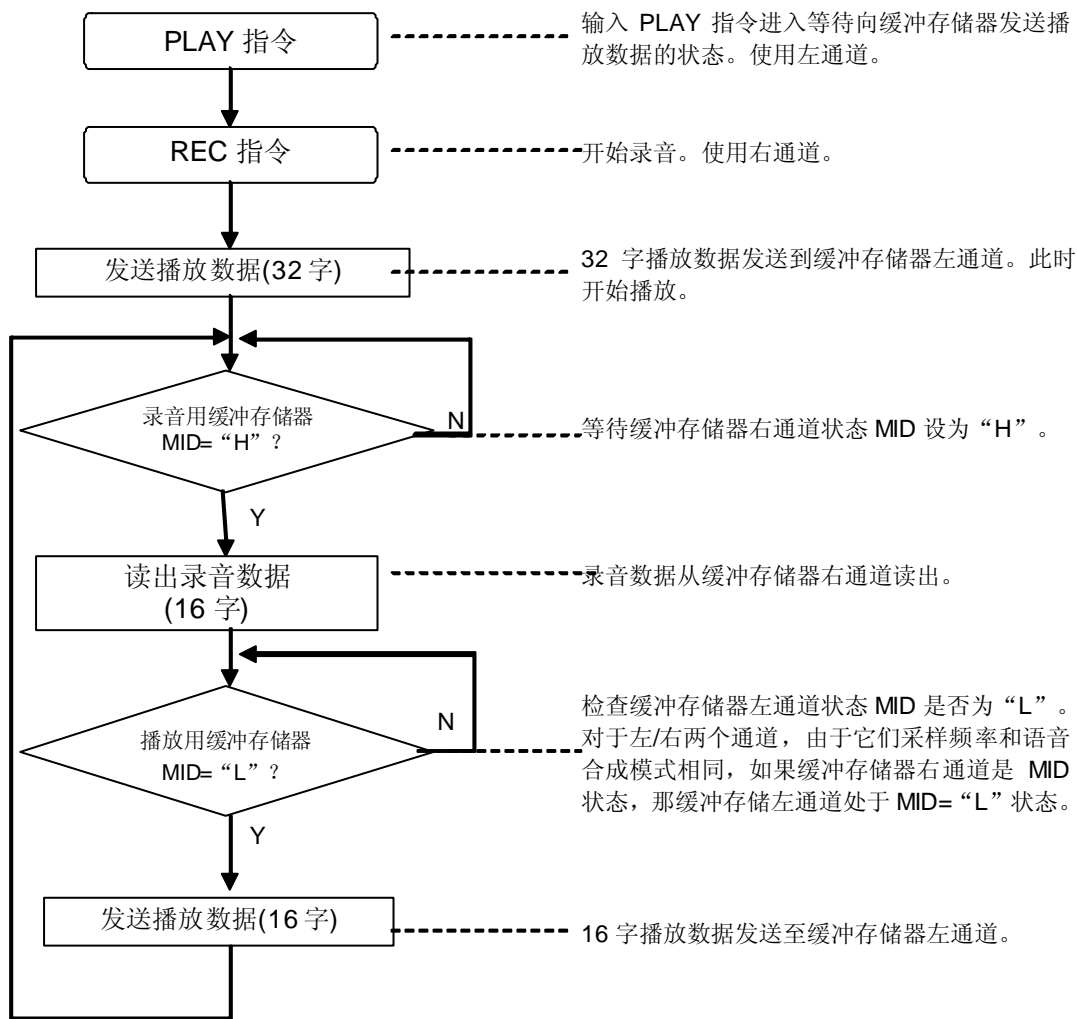
此外，如果在缓冲存储器状态变为 EMP 后一个采样周期内，播放数据没有写入缓冲存储器，就认为播放数据终止，播放操作自动结束。

同时录音/播放模式

同时录音和播放的控制流程举例如下。

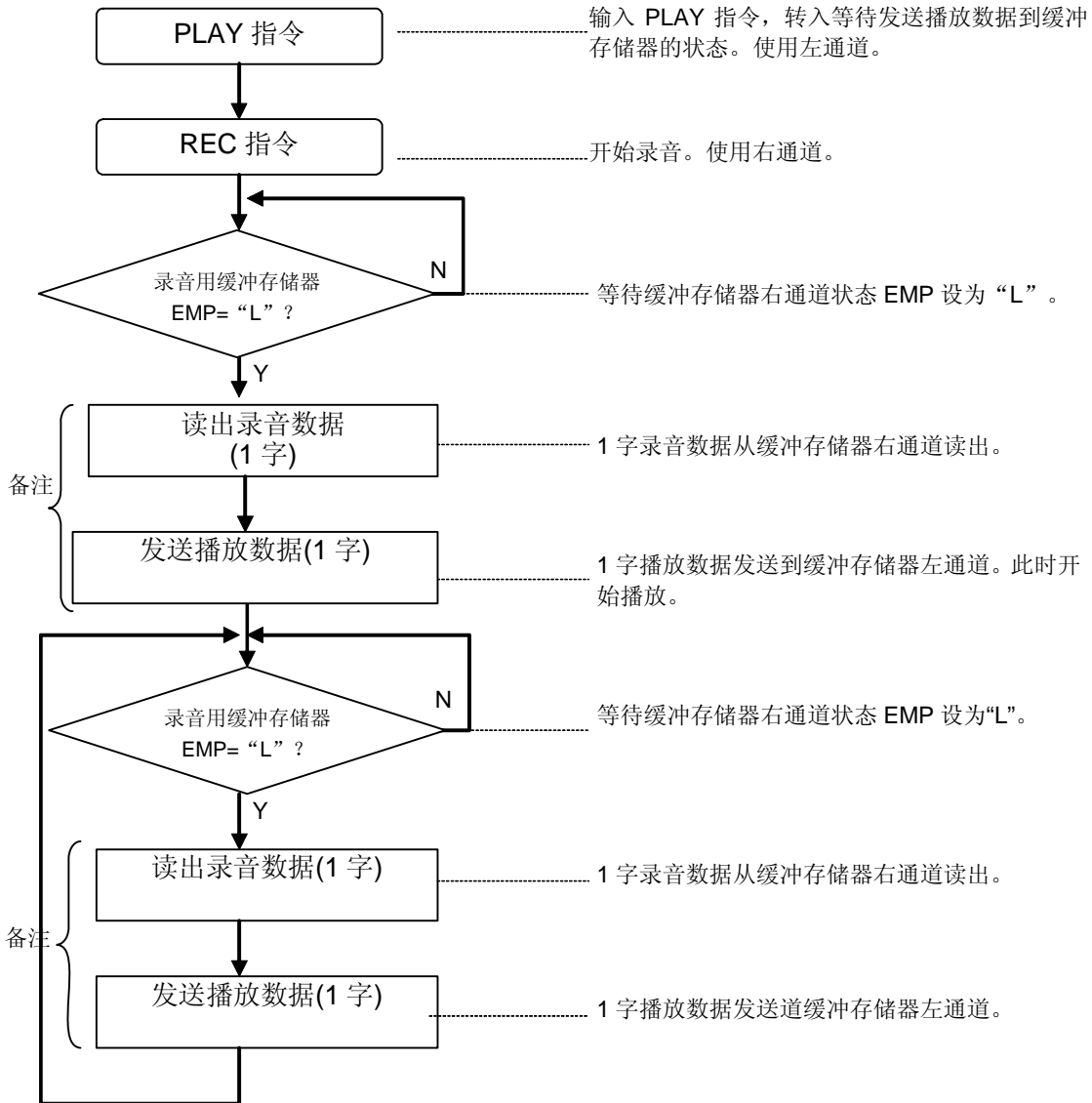
1.缓冲存储器状态信号 MID 控制

录音和播放的采样频率和声音合成模式必须相同。



2. 缓冲存储器状态信号 EMP 控制

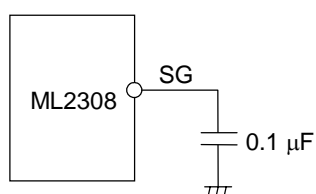
录音和播放的采样频率和声音合成模式必须相同。



备注：必须在一个采样周期内处理 1 字录音数据读出和播放数据发送。因为发送播放数据如果不能在一个采样周期内完成就会过期失效，播放会自动停止。

SG 引脚处理

SG 信号是内置运算放大器和 LPF 的参考电压（信号地）。如下图所示在 SG 脚接入电容以防止 SG 信号上的噪声。推荐电容容量为 $0.1 \mu\text{F}$ ，不过可以根据实际声音质量的评估确定实际容量。



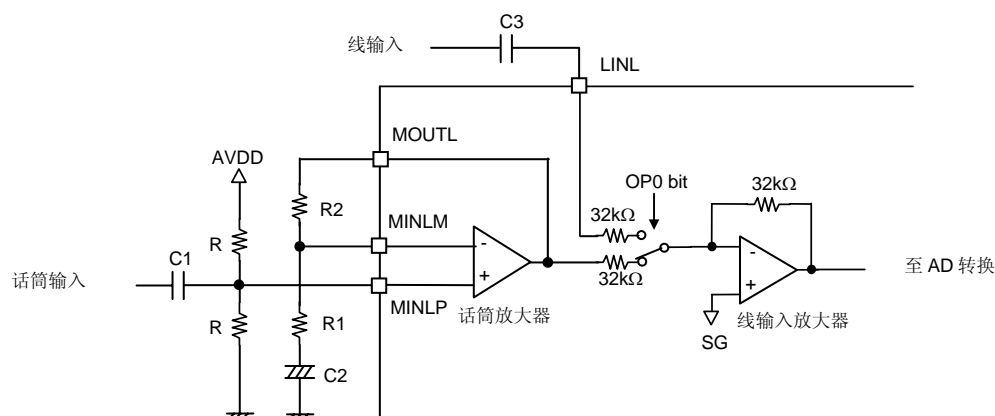
待机部分恢复后，SG 信号的 DC 电平和模拟电路需要几十微秒才能稳定。SG 脚所接的电容容量越大，所需时间越长。待机部分恢复后，等到 SG 信号的 DC 电平和模拟电路稳定后再开始录音和播放。

模拟输入放大电路

ML2308 内置两个供话筒输入放大的运算放大器和两个供线输入放大的运算放大器。LSI 中线输入的运算放大器由一个非反相放大器和一个单增益放大器组成。

要对话筒输入信号录音，将 OPTANA 的 OP0 位设置为“1”并且外部电路构造如下。

下图仅表示左通道。右通道构造与左通道类似。



话筒输入放大器的运算放大器由外接一个电阻的非反相放大器构成，其输出输入到 LSI 中线路输入放大器。其增益由 R1 和 R2 设置。

当线输入录音时，OPTANA 指令的 OP0 位设为“0”。这时，话筒放大器处于待机，MINLM 脚的电平是 GND 电平，MOUTL 的状态是高阻。

备注 1：录音时不要在话筒输入和线输入之间切换，这种切换会造成不必要的噪音。

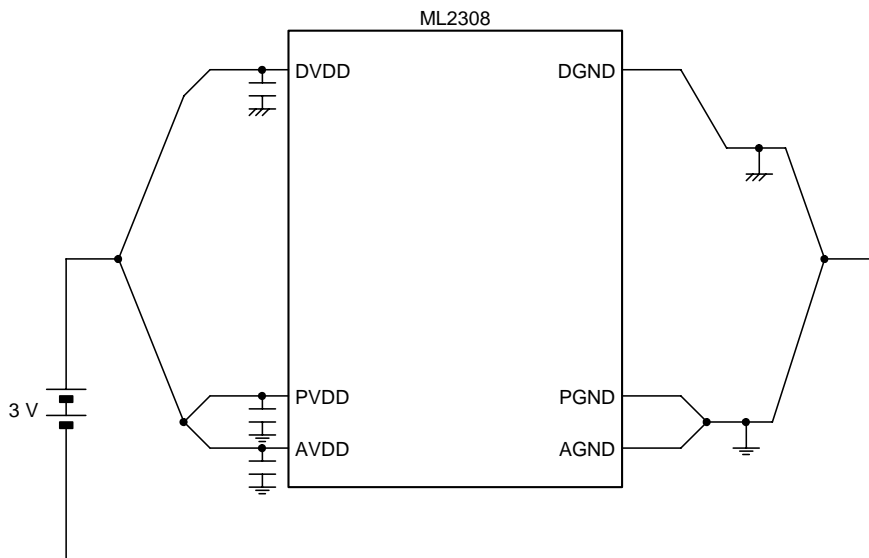
备注 2：确保连接外部电容 C1 以消除 DC 增益。截止频率由 C1 和外部输入电阻 R1 决定。

电源走线排版

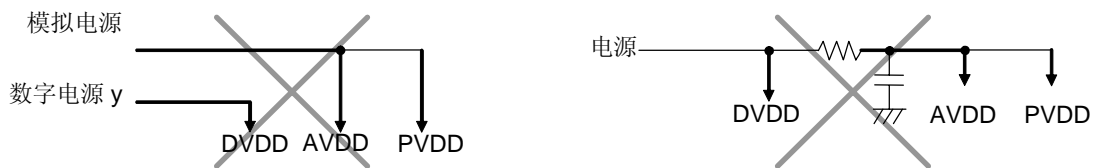
ML2308 的电源分为以下三种：

- 数字电源(DVDD)
- 供模拟电路的模拟电源(AVDD)
- 供音频输出驱动的模拟电源 (PVDD)

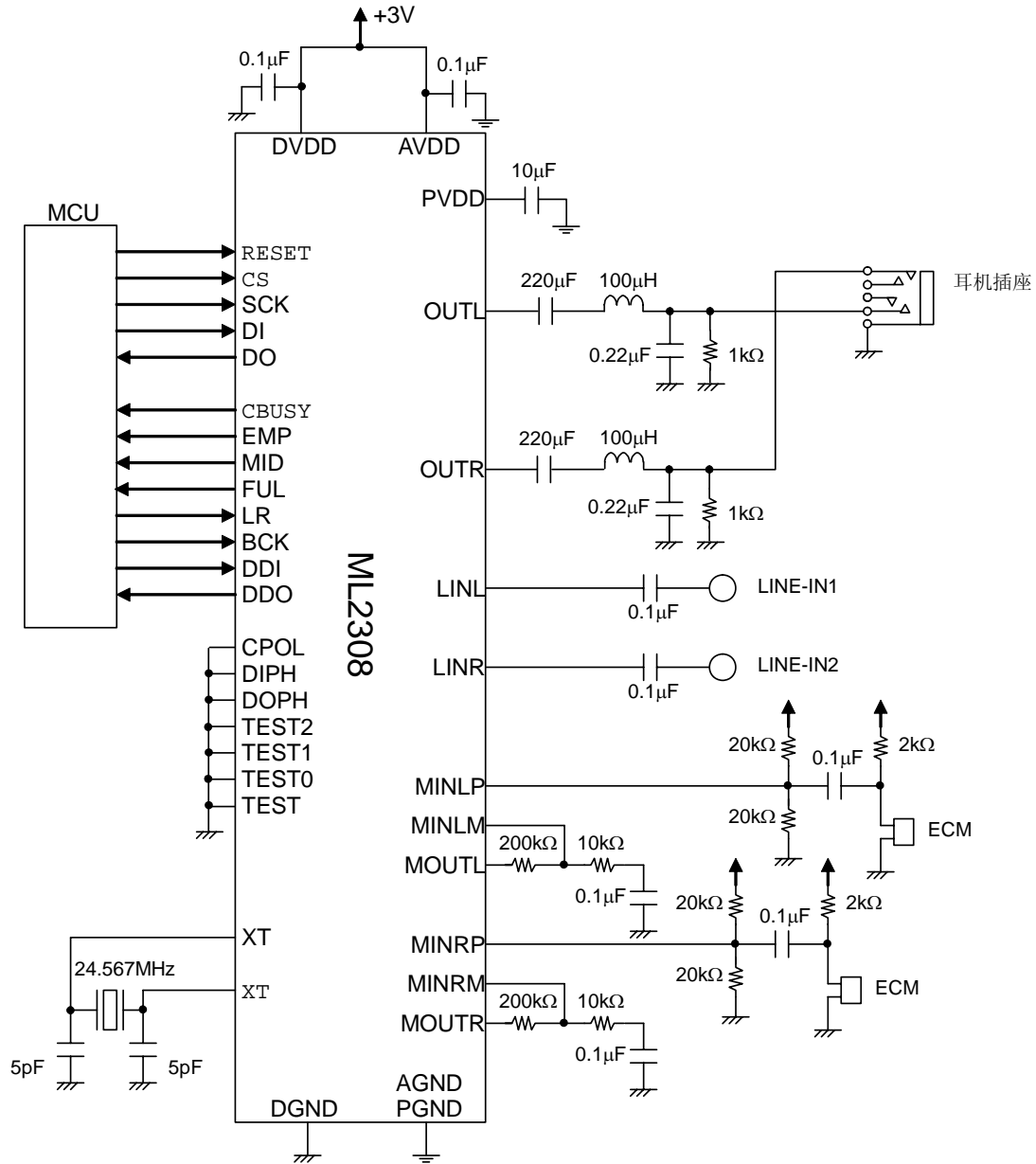
用同一电源提供 DVDD，PVDD，和 AVDD，按如下所示为模拟和数字系统分开走线供电。



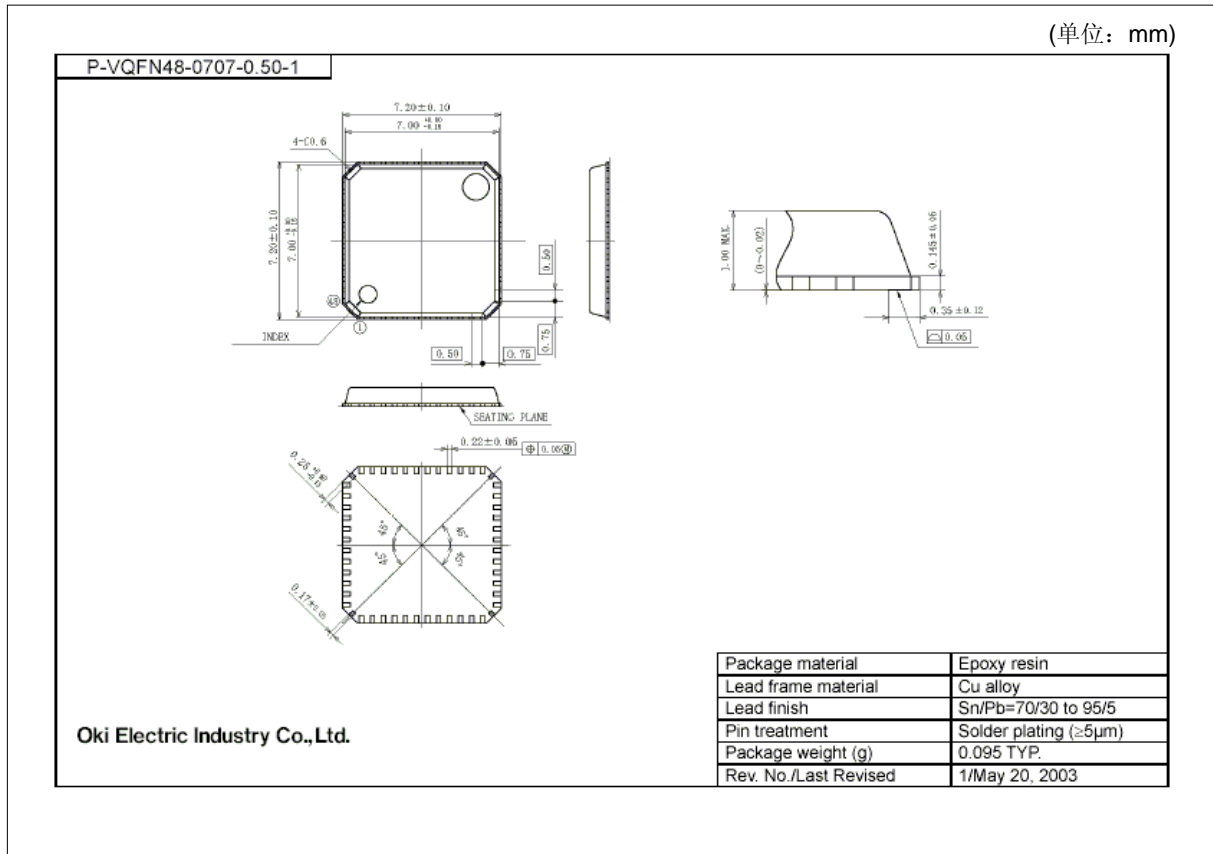
不能如下图走线。



应用电路举例(使用串行接口)



封装尺寸



安装 SMD (Surface Mount Device) 类型封装的注意点

SMD 类型封装对再流焊的热度和贮存时的湿度十分敏感。因此,请在再流焊安装之前与冲电气的相关销售人员联系,确认产品名,封装名,引脚数,封装代码和要求的安装条件(再流焊方法,温度和时间)。

版本更新

文件编号	日期	页		描述
		前一版本	现版本	
PEDL2308FULL-01	Aug. 9, 2004	-	-	Preliminary edition 1
PEDL2308FULL-02	Dec.14, 2004	-	-	Preliminary edition 2
PEDL2308FULL-03	Dec.27, 2004	-	-	Preliminary edition 3